

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl. <sup>7</sup>		(11) 등록번호	10-0221294
H01J 31/10		(24) 등록일자	1999년 06월 26일
(21) 출원번호	10-1996-0009965	(65) 공개번호	특1996-0039097
(22) 출원일자	1996년 04월 03일	(43) 공개일자	1996년 11월 21일
(30) 우선권주장	95-099497 1995년 04월 03일 일본(JP) 95-284377 1995년 10월 06일 일본(JP)		
(73) 특허권자	캐논 가부시기가이샤 미따라이 하지메 일본 도쿄도 오오따구 시모마루코 3조메 30방 2고		
(72) 발명자	다카하시 야스오 일본국 도쿄도 오오따구 시모마루코 3조메 30방 2고 캐논 가부시기가이샤 내 미우라 나오키 일본국 도쿄도 오오따구 시모마루코 3조메 30방 2고 캐논 가부시기가이샤 내		
(74) 대리인	구영창, 장수길, 주성민		

심사관 : 김준석

(54) 전자 방출 소자와, 이 소자를 구비하는 전자원 및 화상 생성 장치의 제조 방법

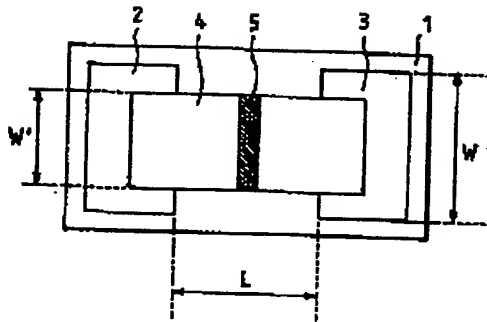
요약

본 발명의 목적은 전자 방출 영역이 형성되는 전도성 박막을 갖는 전자 방출 소자를 제조하는 방법에 있어서, 전자 방출 영역을 형성하는 형성 단계는 기판에 금속 화합물 함유 물질 및 두께 제어제를 도포하는 단계가 포함되는 전자 방출 소자 제조 방법을 제공하는데 있다.

기판, 및 기판 상에 배열된 다수의 전자 방출 소자들을 포함하는 전자원을 제조하는 방법에 있어서, 전자 방출 소자들은 본 발명의 전자 방출 소자 제조 방법에 따라 제조되는 것을 특징으로 한다.

기판과, 기판 상에 배열된 다수의 전자 방출 소자들로 구성된 전자원 및 화상생성 부재를 포함하는 화상 생성 장치를 제조하는 방법에 있어서, 전자 방출 소자들은 본 발명의 전자 방출 소자 제조 방법에 따라 제조되는 것을 특징으로 한다.

도면



## 명세서

### [발명의 명칭]

전자 방출 소자와, 이 소자를 구비하는 전자원 및 화상 생성 장치의 제조 방법

### [도면의 간단한 설명]

제1a 및 1b도는 본 발명에서 바람직하게 사용되는 평면형 전자 방출 소자의 구성을 도시한 모델 평면도 및 단면도.

제2도는 본 발명에서 바람직하게 사용되는 계단형 전자 방출 소자의 구성을 도시한 모델 단면도.

제3a 내지 3e도는 본 발명의 전자 방출 소자의 제조 방법의 일 실시예를 도시한 모델 단면도.

제4a 내지 4b도는 본 발명에서 바람직하게 사용되는 통전 포밍시의 전압 파형에 대한 실시예를 도시한 그래프.

제5도는 전자 방출 특성을 측정하기 위한 측정/평가 장치의 개략적인 블록도.

제6도는 본 발명의 제조 방법에 따라 제조된 전자 방출 소자의 방출 전류  $I_e$ 와, 소자 전류  $I_f$ 와 소자 전압  $V_f$ 간의 관계에 대한 전형적인 예를 도시한 그래프.

제7도는 본 발명에서 바람직하게 사용되는 단순 매트릭스 배열의 전자원에 대한 개략적인 블록도.

제8도는 본 발명에서 바람직하게 사용되며 단순 매트릭스 배열의 전자원을 사용하는 표시 패널의 개략적인 블록도.

제9a 및 9b도는 형광 스크린의 일례를 위한 패턴도.

제10도는 본 발명에서 바람직하게 사용되는 화상 생성 장치를 NTSC 텔레비전 신호에 응용시킨 일 실시예의 구동 회로에 대한 블록도.

제11도는 본 발명에서 바람직하게 사용되는 격자 배열을 갖는 전자원에 대한 개략적인 블록도.

제12도는 본 발명에 바람직하게 사용되는 격자 배열을 갖는 패널에 대한 개략적인 블록도.

제13도는 본 발명에 관한 다수-노즐형 버블-젯 제조 장치에 대한 개략도.

제14도는 본 발명에 관한 다수-노즐형 피에조-젯 제조 장치에 대한 개략도.

제15도는 본 발명의 일 실시예에 관한 제1-제3 도를 설명하는 역적 회로 구성의 모형을.

제16도는 본 발명의 일 실시예에 따른 제1도 전자원 일부분에 대한 설명도.

제17도는 제16도의 전자원의 라인 17-17을 따라 절취한 단면도.

제18도는 공지된 전자원 구조의 전형적인 구성에 대한 모형을 설명도.

제19a 내지 19d도는 본 발명의 전자원 구조의 일례를 도시한 도면.

\* 도면의 주요부분에 대한 부호의 설명

1 : 기판

2, 3 : 전자 전극

4 : 전도성 박막

21 : 제1 형성부

[발명의 상세한 설명]

[발명의 분야]

본 발명은 전자 방출 소자(electron-emitting devices)의 제조 방법에 관한 것으로, 특히, 이 전자 방출 소자를 사용한 전자원, 표시 패널 및 화상 센서 장치에 관한 것이다.

[배경 기술]

종래에는, 전자 방출 소자로서 두가지형의 전자 방출이 공지되어 있는데, 즉 열음극 전자 방출과, 냉음극 전자 방출이 있다. 냉음극 전자 방출의 예로서는 전계 방출형(이하 FE로 기칭함), 금속/절연체/금속형(이하 MIM형)으로 기칭함) 소자 및 표면 전도 방출형(이하 SCE라 기칭함)의 전자 방출 소자들이 있다.

FE형 소자의 예로서는 W.P. Dyke & W.W. Dolan에 의한 Advance in Electron Physics, 8, 89(1956)의 'field emission'과 J. Appl. Phys., 47, 5284(1976)의 'Physical Properties of thin-film field emission cathodes with molybdenum cones'에서 제시된 것들을 들 수 있다. MIM형 소자의 예로서는 C.A. Mead에 의한 A. Appl. Phys., 32, 646(1961)의 'The tunnel emission amplifier'에서 기재된 것들을 들 수 있다. SCE형 전자 방출 소자의 공지된 예로서는 H.I. Elison에 의해 Radio Eng. Electron Phys., 10(1965) 등에서 제안된 것들을 들 수 있다.

SCE형 전자 방출 소자는 기판 상에 형성된 소규모 박막으로부터, 이 박막 표면과 평행하게 전류를 흐르게 함으로써 전자 방출을 일으키는 현상을 이용한다. Elison은 이러한 SCE형의 소자의 경우 SnO<sub>2</sub> 박막을 사용하였으나, [6, O.Hilmer : 'Thin solid films', 9, 317(1972)]에서는 Al박막을 이용한 반면에, [M. Hartwell and D.B. Fonstad : 'IEEE Trans. Conf.', 519(1975)]와 [H. Araki et al : Shinku, Vol. 26, No. 1, P. 22(1983)]에서는 In<sub>2</sub>O<sub>3</sub>/SnO<sub>2</sub>와 탄소 박막 등을 사용하였다.

제18도는 이러한 표면 전도형 전자 방출 소자의 전형적인 예로서 상기 Hartwell씨의 소자에 대한 구성을 도시하고 있다. 제18도에서, 참조 번호(1)는 기판을 나타낸다. 참조 번호(4)는 H<sub>2</sub>O의 금속 산화물 박막 등에 스퍼터링(sputtering)에 의해 형성된 전도성 박막을 나타내며, 전자 방출 영역(5)은 충전 포임(energization forming)으로 불려지는 후술될 전극 도를 처리에 의해 형성된다. 제18도에서, 소자 전극을 간의 간격 L은 0.5 내지 1mm로 형성되며, 소자 길이 W는 약 0.1mm로 형성되었다. 전자 방출 영역(5)의 형태를 타입 드로잉(type drawing)으로 도시하였다.

종래에는, 이러한 표면 전도형 전자 방출 소자의 경우, 전도성 박막(4)에 대해 사면에 충전 포임이라 불리는 전극 도를 처리를 행함으로써 전자 방출 영역(5)을 형성하는 것이 통상적인데, 충전 포임이란 적층 또는 약 1W/분과 같이 매우 저

히 상승하는 전압을 전도성 박막(4)의 양단부(edges)에 인가하여 국부적으로 파괴, 변형 및 열화를 일으켜 고전기 저항을 갖는 전자 방출 영역(5)을 형성하는 것이다. 또한, 전자 방출 영역(5)에 대해서는, 전도성 박막(4) 중 일부에 균열부(fissure)가 형성되어 이 균열부의 근방에서 전자가 방출된다. 전도성 박막에 대한 통전 포밍에 의해 국부적으로 파괴, 변형 또는 열화되어진 부재를 전자 방출 영역(5)이라 칭하며, 통전 포밍에 의해 전자 방출 영역(5)이 형성되어지는 전도성 박막(4)을 전자 방출 영역(5)을 포함한 전도성 박막(4)이라 칭한다. 상기 표면 전도형 전자 방출 소자는 전자 방출 영역(5)을 포함한 전도성 박막에 전압을 인가한 곳에서 통전 포밍 처리되어져, 상기 소자에 전기 전류가 흐르게 됨으로써 전자 방출 영역(5)으로부터 전자가 방출하게 된다.

또한, 상기 표면 전도형 전자 방출 소자는 구성이 단순하며 제조가 비교적 용이하므로, 대면적에 걸쳐 대다수의 소자들을 배치 형성시킬 수 있다는 장점을 지닌다. 따라서, 이와 같은 장점을 사용하려는 많은 응용들이 연구되어지고 있으며, 몇 가지 예로서 전하빔원 및 표시 장치 등이 있다. 대다수의 표면 전도형 전자 방출 소자가 배열되어 있는 예로서는 소위 사다리형(ladder type) 소자의 전자원이 있으며, 이것은 후술될 바와 같이 평행하게 배열된 개개의 표면 전도형 전자 방출 소자의 양 단부들을 배선(공통 배선)으로 함께 배선 결합시켜 다수개 배열되는 행(row)을 형성한다(예를 들어, 일본 공개 특허원 제1-031332호, 일본 공개 특허원 제1-283749호, 일본 공개 특허원 제2-257552호 등). 또한, 수년간 CRT 장치 대신에 액정을 사용하는 평면형(flat-type) 표시 장치인 표시 장치와 같은 화상 생성 장치가 일반화되었지만, 액정을 사용하는 이러한 평면형 표시 장치는 방출형이 아니므로 백라이트닝(back lighting)을 필요로 하는 것과 같은 문제가 발생하며, 방출형 표시 장치에 대한 개발이 기대되어 있다. 방출형 표시 장치의 일례로서는 다수개 배열된 표면 전도형 전자 방출 소자의 전자원과, 이 전자원으로부터 방출되는 전자에 의해 가시광을 방사시키는 형광 물질로 이루어진 표시 패널을 갖는 화상 생성 장치가 있다(예를 들어, USP 제5066833호).

상술한 바와 같은 전자 방출 소자의 제조시에 사용되는 공지된 방법으로는 공지된 반도체 공정에 따른 포토-리소그래피 공정이 있다.

상기 표면 전도형 방출 소자를 대면적의 기판 상에 다수개 생성 및 배열시킴으로써 상기 표면 전도형 전자 방출 소자를 화상 생성 장치 및 다른 이러한 장치에 응용할 수 있지만, 공지된 공정에 따라 제조된 구성은 제조 비용이 매우 많이 들게 될 수 있다. 따라서, 낮은 비용으로 제조할 수 있는 방법을 미용할 필요성이 대두되었다. 이러한 목적을 위해, 대면적의 기판 상에 이러한 소자를 형성하는 방법으로서, 전극(2 및 3)을 형성하는데 프린팅 기술을 사용하며, 유기 금속 화합물을 함유한 용매의 액적(droplet)을 기판 상에 부분적으로 침착시키는 잉크-젯 방식을 사용하여 전자 방출 박막(4)을 형성하는 방법이 제안되어 있다(예를 들어, 일본 특허원 제6-313439호 및 일본 특허원 제6-313440호).

지금부터, 제3a 내지 3e도를 참조하면서 프린팅 기술과 잉크-젯 방식을 사용하는 전자 방출 소자의 제조 공정에 대해 개략적으로 기술하고자 한다.

1) 절연 기판(1)을 세제; 정제수 및 유기 용매로 충분히 세정한 후, 스크린 프린팅 기술 또는 오프셋 프린팅 기술을 이용하여 상기 절연 기판(1)의 표면 상에 소자 전극(2 및 3)을 형성한다(제3a도).

2) 예를 들어, 유기 금속 화합물 등을 포함하는 용액의 액적을 액적-침착 수단을 사용하여 소자 전극(2 및 3)의 갭 부분에서 절연 기판 상에 침착시킴으로써 이들 액적이 침착되어진 두 전극들은 침착된 액적들에 의해 접속하게 된다. 다음에 이 기판을 건조 및 베이킹(baking)시켜 전자 방출 영역을 형성하기 위한 전도성 박막(4)을 형성한다(제3d도).

그러나, 잉크-젯 방식을 사용하여 프린트된 전극 상에 액적을 침착시키는 것은 다음과 같은 문제가 초래된다. 즉, 프린트된 전극의 밀도가 낮은 경우, 침착된 액적이 모세관 작용(capillary action)에 의해 전극 내로 침투되는 현상이 발생할 수 있다. 이것에 의해 갭 부분에서의 액체의 양(amount)과 퍼짐성(spread)이 불규칙하게 되어, 베이킹 후의 전도성 박막의 두께가 불규칙하게 되어 각 소자마다의 막 두께가 불규칙하게 되어 전기적 특성이 불규칙해진다.

또한, 비록 이러한 것이 잉크-젯 방식에만 국한된 문제는 아니지만, 기판의 표면 상태가 균일하지 않거나 또는 기판과 프린트된 전극의 습윤성(wettability)이 동일하지 않을 경우, 액적들이 제거되어져 균일한 막을 형성하는 것이 곤란해진다.

또한, 후술될 대면적의 표시 장치의 형성시에 잉크-젯 방식을 사용할 경우, 대다수의 전도성 박막을 형성하기 위해서는

또 금융의 전자화를 소자의 제조 방법에 따르면, 유기 금속 화합물을 주원료로서 합성하는 것

지금부터 본 란의 비평적한 양상을 이해에서 신시예를 통해 설명하기로 한다.

[A]는 [B]의 수직 투영이다

· 155 ·

[illegible][illegible]

· 105 ·

[illegible]

음이며 전자원, 표시 패널 및 화상 생성 장치의 제조 방법을 제공하는데 있다.

10. 本報告係根據中華民國五十五年十二月三十一日之調查資料編製，其資料來源，係根據各省市縣政府及有關機關之調查報告，並參考各該管區域之統計資料，及有關之文獻資料，經彙集、整理、分析、綜合而成。本報告之編製，旨在提供有關我國經濟發展之一般性資料，以供各界參考。本報告之編製，係根據中華民國五十五年十二月三十一日之調查資料，並參考各該管區域之統計資料，及有關之文獻資料，經彙集、整理、分析、綜合而成。本報告之編製，旨在提供有關我國經濟發展之一般性資料，以供各界參考。

【品名】 正合

이와 같은 사실은 이윤을 독점한 자본가 계급의 착취를 나타내며, 이윤을 분배하는 계급 투쟁의 원인이 된다.

이러한 사실은, 국가법원에 의해 제정된 1997년 개정 전자법률 소자의 경우, 제도적 측면의 차이를, 이트 제정후 등의 전기제

이러한 점에 비추어, 본 연구의 연구가설은 다음과 같다.

[illegible][illegible]

· 仁居悦亭

[illegible][illegible]

ask(ing)의 발음 두께가 중간음해지므로 절도 앞 발음 각각의 저항이 절구해해될 수 있다.

[illegible]

도성 박막 형성 물질을 액적의 형태로 기판상에 침착시킨다. 상기 물질의 액적을 형성하면서 침착을 행할 수만 있으면 기판상에 상기 물질을 침착시키는 어떠한 수단이라도 허용되지만, 다음과 같은 점에서, 즉 특히 미소한 액적들을 생성하여 효과적이며 정확하게 침착시킬 수 있으며, 제어능력이 양호하기 때문에 잉크-젯 방식이 바람직하다. 잉크-젯 방식의 경우 약 10ng 내지 약 수십 ng의 미소한 액적들을 고 재현성으로 생성하여 기판 상에 침착시킨다. 일반적으로 두 종류의 잉크-젯 시스템이 있는데, 하나는 가열 저항에 의해 도포 물질을 비등점까지 가열시켜 노즐로부터 액적들을 분무시키는 버블-젯 방식이고, 다른 하나는 노즐에 제공되는 피에조(piezo) 장치의 수축 압력으로 인해 노즐로부터 도포 물질을 분무시키는 피에조-젯 방식이다.

본 발명의 전자 방출 소자의 제조 방법에 의하면, 상기 전도성 박막 형성 물질을 액적의 형태로 기판 상에 침착시키는 것 이외에도, 상기 물질을 분해시키는 분해제(decomposer) 및 수성 수지를 함유한 수용액을 액적의 형태로 기판 상에 침착시킨다. 상기 물질의 침착 수단에서와 같이, 상기 분해제 및 수성 수지를 함유한 수용액을 기판 상에 침착시키는 수단은 버블-젯 또는 피에조-젯 등의 잉크-젯 방식인 것이 바람직하다.

따라서, 본 발명의 전자 방출 소자의 제조 방법의 경우, 상기 전도성 박막 형성 물질의 침착 수단과 상기 분해제 및 수성 수지를 함유한 수용액의 침착 수단을 갖는 다수-노즐 잉크-젯터를 사용하는 것이 바람직하다. 제13 및 14도는 본 발명에 사용된 다수-노즐형 버블-젯터의 예를 도시하고 있다. 제13도는 다수-노즐형 버블-젯터를 도시하고 있으며, 참조 번호(131)는 기판을, 참조 번호(132)는 열 생성부를, 참조 번호(133)는 광감성 수지 건조막(두께가 50  $\mu$ m)를, 참조번호(134)는 액체 경로를, 참조 번호(135)는 제1 노즐을, 참조 번호(136)는 제2 노즐을, 참조번호(137)는 격벽을, 참조 번호(138)는 전도성 박막 형성 물질용 챔버를, 참조번호(139)는 분해제 챔버를, 참조번호(1310)는 전도성 박막 형성 물질 공급 구멍을, 참조 번호(1311)는 분해제 공급 구멍을, 참조 번호(1312)는 상부판을 나타낸다. 또한, 제14도는 다수-노즐형 피에조 젯터를 도시하고 있으며, 참조번호(141)는 제1 유리 노즐을, 참조 번호(142)는 제2 유리 노즐을, 참조 번호(143)는 원추형 피에조를, 참조 번호(144)는 필터를, 참조 번호(145)는 전도성 박막 형성 물질 공급관을, 참조 번호(146)는 분해제 공급관을, 참조 번호(147)는 전기 신호를, 참조 번호(148)는 잉크-젯 헤드를 나타낸다.

또한, 제15도는 전도성 박막 형성 물질과, 분해제 및 수성 수지를 함유하는 수용액을 침착시키기 위해 본 발명에서 바람직하게 사용된 다수-노즐형 잉크-젯터를 사용한 방법의 일례에 대한 모델을 도시한 것이다. 제15도에서, 참조 번호(151)는 제1 노즐을, 참조 번호(152)는 제2 노즐을, 참조 번호(153)는 잉크-젯 헤드를, 참조 번호(154)는 전도성 박막 형성용 전자 회로 기판을, 참조 번호(155)는 잉크-젯 구동 장치를, 참조 번호(156)는 분사 위치 제어 장치를, 참조 번호(157)는 기관 구동 장치를, 참조 번호(158)는 기관 위치 제어 장치를 나타낸다.

비록 제13 내지 15도에서 전도성 박막 형성 물질을 분사시키는 제1 노즐과, 분해제 및 수성 수지 함유 수용액을 분사시키는 제2 노즐을 제공된 다수-노즐형 잉크-젯터를 도시하였지만, 경우에 따라 제3 및 제4 노즐을 더 구비하여 다른 분해제 및 수성 수지 함유 수용액을 분사시킬 수 있다. 특히, 여러 종류의 분해제를 사용해야 하는 경우에는 각 분해제마다 독립된 노즐을 제공하는 것이 바람직하다.

또한, 전도성 박막 형성 물질, 전도성 박막 형성 물질의 분해제 및 수성 수지 함유 수용액을 동시 또는 순차로 침착시킬 수 있다. 침착을 순차로 행하는 경우에는, 다음 순서 중 임의의 것을 사용할 수 있다. 즉

수성 수지 함유 수용액

→전도성 박막 형성 물질

전도성 박막 형성 물질

→전도성 박막 형성 물질용 분해제

전도성 박막 형성 물질용 분해제

→전도성 박막 형성 물질

수성 수지 함유 수용액

→전도성 박막 형성 물질

→전도성 박막 형성 물질용 분해제

수성 수지 함유 수용액

→전도성 박막 형성 물질용 분해제

→전도성 박막 형성 물질,

이 순서는 전자 방출 소자에 사용되는 물질의 종류 등에 따라 적당하게 선택된다. 또한, 이들 물질의 농도가 액적 침착 또는 물질 가용성에 대한 제한으로 인해 제한되어지는 경우에도 상기 액적 침착을 다수회 행할 수 있다.

다음에는 상술된 '수성 수지 함유 수용액'의 조성 및 특성에 대해 기술하고자 한다.

본 발명에 사용된 수용액은 수성 수지를 함유하고 있으며, 수용액의 점성은 용매를 건조 또는 가열시키거나 또는 수성 수지의 중합 반응으로 인해 증가되는 것을 특징으로 하고 있다. 기판에 침착하기 위한 초기 점도는 2 내지 10 센티포이즈인 것이 바람직하다. 이것이 잉크-젯 방식에 의해 기판 상에 용액의 액적을 침착시키기 위한 바람직한 점도이다. 가열 후의 점도는 100 센티포이즈 또는 그 이상인 것이 바람직하다.

다음은 수용액에서 희망되는 다른 조건들을 기술한 것이다.

1. 가열로 인해 점성이 증가되어진 용액은 실온으로 냉각되어진 후에도 그 점성을 상실하지 않을 것.
2. 점성이 증가되어진 수용액 내에 함유된 수성 수지는 유기 금속 화합물의 베이킹 온도보다 낮은 온도에서 분해되고 그 분해에 의해 기판 상에 잔류물이 남아있지 않을 것. 따라서, 포타슘, 나트륨 등의 금속 원소를 포함한 금속 염을 사용하지 않는 것이 바람직하다.

상기 조건들을 충족시키는 수성 수지는 아크릴산 유도체 수지; 알콜산 유도체 수지; 셀룰로오스 유도체 수지; 및 메틸 셀룰로오스, 하이드록시메틸 셀룰로오스, 카르복시메틸 셀룰로오스, 덱스트린, 아크릴산, 메타크릴산, 폴리비닐 알콜, 폴리 에틸렌 글리콜 등의 덱스트린을 포함한다.

상기 수용액의 액적들을 형성하면서 침착을 행할 수 있으면 상기 수용액을 기판상에 침착시키는 어떠한 수단도 가능하지만, 특히 미소한 액적들을 생성시켜 효과적이며 정확하게 침착시킬 수 있으며, 제어 능력이 양호한 잉크-젯 방식이 바람직하다. 이것이 가장 바람직한 방식인데, 이것은 약 10 ng 내지 약 수십 ng의 미소한 액적들을 고 재현성으로 생성시킬 수 있으며 희망하는 곳에 침착시킬 수 있기 때문이다. 그 침착은 전극 사이의 기판 상과 전극 상의 의미부에서 이루어진다. 침착이 행해지는 영역은 유기 금속 화합물 함유 용액이 침착되어지는 영역과 그 주변에서 약 10 $\mu$ m 범위이다. 침착된 수용액이 전극을 침투한 후, 그 점성은 건조 또는 가열에 의해 증가되어짐으로써, 전극 내의 겹에 보유되어져 겹을 충전시킨다. 가열의 경우에는, 가열 온도가 200°C 또는 그 이하인 것이 바람직하다. 기판을 가열 후에 다시 냉각시키고, 유기 금속 화합물 함유 용액을 침착시킨다. 침착된 용액은 전극 내로 침투되지 않고, 전극 상의 소정 위치 및 전극 간의 겹에 정착되어진다. 다른 베이킹 처리를 행하여 전도성 박막을 형성한다.

다음에는 상술된 '분해제'의 조성 및 특성에 대해 기술하고자 한다.

본 발명에 사용되는 분해제로서, 환원 분해제, 산화 분해제, 가수 분해용 분해제, 촉매 분해제, 산 분해제 및 알칼리 분해제를 포함할 수 있다. 환원 분해제의 경우, 적어도 하나 또는 그 이상의 종류를 다음 그룹에서, 즉 포름산, 아세트산, 옥살산, 알데히드, 하이드라진 및 카본 블랙에서 선택하는 것이 바람직하다. 산화 분해제의 경우, 적어도 하나 또는 그

[illegible][illegible][illegible][illegible][illegible]

이것이 바로 우리가 추구하는 바이다. 이 책은 그 길을 안내하는 나침반이다. 이 책을 읽는 모든 분들에게 이 책이 도움이 되기를 바란다.

[illegible][illegible]



적절하게 사용하며, 베이킹 처리에 일반적으로 사용되는 가열 수단의 사용이 포함되지만, 건조 처리 및 베이킹 처리를 두 개의 독립된 처리를 행할 필요가 없고 순차로 또는 동시에 행할 수 있다.

비록 본 발명의 전자 방출 소자의 제조 방법에 따라 제조될 수 있는 전자 방출소자의 기본 구성을 특별히 제한하는 것은 아니지만, 전자 방출 소자의 바람직한 기본 구성에 대해서 도면을 참조하면서 이하에서 기술하고자 한다.

본 발명에서 바람직하게 사용되는 전자 방출 소자의 구성에는 2 종류가 있는데, 즉 하나는 평면형이며, 다른 하나는 계단형이다. 우선, 평면형 전자 방출 소자에 대해 기술하기로 한다.

제1a 및 1b도는 본 발명에 바람직하게 사용되는 평면형 전자 방출 소자의 구성을 나타내는 모델 평면도 및 단면도이다. 제1a 및 1b도를 참조해 보면, 절연 기판(1), 한쌍의 소자 전극(2 및 3), 전도성 박막(4) 및 전자-방출 영역(5)이 도시되어 있다.

기판(1)에 사용될 수 있는 물질로서는 석영 유리, Na와 같은 불순물을 감소된 농도 레벨로 함유하는 유리, 소다 석회 유리, 소다 석회 유리 상에 스퍼터링에 의해 적층된  $SiO_2$  층을 갖는 소다 석회 유리, 알루미늄과 같은 세라믹 물질 등을 포함할 수 있다.

기판(1) 상에서 대향으로 배열되어 있는 전극(2 및 3)의 물질로서는, Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu 및 Pb 등과 같은 금속 및 이들의 합금과; Pd, Ag, Au, RuO<sub>2</sub>, Pd-Ag 등의 금속 또는 금속 화합물과 유리로 이루어진 프린팅 전도 물질과;  $In_2O_3$  -  $SnO_2$ 와 같은 투명 전도 물질과; 폴리실리콘 등과 같은 반도체 전도 물질을 포함할 수 있다.

소자 전극들의 간격 L, 소자 전극들의 길이 W, 전도성 박막(4)의 형상은 소자 응용에 따라 결정될 수 있다. 소자 전극들(2 및 3)을 분리하는 간격 L은 소자 전극 사이에 인가해야 할 전압 등에 따라 수백 Å 내지 수백 마이크로미터 사이인 것이 바람직하는데, 보다 바람직하게는 수 마이크로미터에서 수십 마이크로미터이다. 또한, 소자 전극(2 및 3)의 길이 W는 전극의 저항과 전자-방출 특성 등에 따라 수 마이크로미터 내지 수백 마이크로미터 사이의 범위 내에 있는 것이 바람직하다. 소자 전극(2 및 3)의 막 두께 d는 수백 Å 내지 수 마이크로미터 사이의 범위 내에 있는 것이 바람직하다.

비록 제1a 및 1b도에서 소자 전극(2 및 3)과 전도성 박막(4)의 순으로 적층시켰지만, 본 발명에서 바람직하게 사용되는 전자 방출 소자는 단지 상기 구성에만 한하지 않고, 기판(1) 상에 전도성 박막(4)과 소자 전극(2 및 3)의 순으로 적층시킬 수 있다.

전도성 박막(4)은 금속 질화물 등의 금속 비유기 화합물과, 본 발명의 상술된 전도성 박막 형성 물질에 대해 행해진 상술된 분해 처리에 의해 형성된 금속 및 금속 산화물을 포함한다. 따라서, 전기 전도성 박막(4)을 물질의 예로서는 Pd, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pt, Rh, Hg, Cd, Pt, Mn, Sc, Y, La, Co, Ce, Zr, Th, V, Mo, Ni, Os, Rh, 및 Ir 등의 금속과; AgMg, NiCu 및 PbSn 등의 합금과; PdO, SnO<sub>2</sub>, InO<sub>3</sub>, PbO 및 Sb<sub>2</sub>O<sub>3</sub> 등과 같은 금속 산화물과; HfB<sub>2</sub>, ZrB<sub>2</sub>, LaB<sub>6</sub>, CeB<sub>6</sub>, YB<sub>6</sub>, 및 GdB<sub>6</sub>와 같은 금속 붕화물과; TiN, ZrN 및 HfN 등과 같은 금속 질화물을 포함한다. 이외에도, TiC, ZrC, HfC, TaC 및 WC 등과 같은 탄화물과; Si 및 Ge와 같은 반도체와, 탄소 등을 포함할 수 있다. 또한, 사용해야 할 금속은 유기 금속 화합물의 형성, 수용 가용성을 감안하여 적절하게 선택되는데, 특히 Pd, Ru, Ag, Cu, Fe, Pb 및 Zn를 사용하는 것이 바람직하다.

전도성 박막(4)은 양호한 전자 방출 특성을 얻기 위해 미립자로 구성되는 것이 바람직하다. 본원에서 사용된 '미립자 박막 화합물'이란 용어는 미립자의 구조가 개별적으로 산포되거나, 밀접하게 배열되거나 (섬 모양을 포함하여) 상호 임의적으로 중첩될 수 있는 대다수의 미립자로 구성된 막을 일컫는다. 미립자의 직경은 수 Å 내지 수천 Å 사이이며, 바람직하게는 10 Å 내지 200 Å 사이이다.

전도성 박막(4)의 막 두께는 소자 전극(2 및 3)에 대한 스텝 커버는, 소자 전극(2 및 3)의 전기 저항값 및 후술된 통전 포밍 처리 조건 등과 같은 조건에 따라 적절히 설정된다. 막 두께는 수 Å 내지 수천 Å이 바람직하며, 보다 바람직하게는 10 Å 내지 500 Å이다. 전도성 박막(4)의 바람직한 전기 저항값 10<sup>2</sup> 내지 10<sup>4</sup> /작게 사이트 시트 저항이다.

전자 방출 영역(5)의 전도성 박막(4)의 막 두께, 막 성질, 물질 및 후술된 통전 포밍 처리 조건 등과 같은 조건에 따라 전도성 박막(4)의 일부분에 형성된 고저항성 균열부이다. 전자 방출 영역(5)은 직경이 수  $\text{\AA}$  내지 수백  $\text{\AA}$ 의 전도성 미립자를 포함할 수 있다. 이들 전도성 미립자는 전도성 박막(4)을 구성하는 물질의 원소와 부분적으로 또는 전체적으로 동일하다. 또한, 전자 방출 영역(5) 및 전자 방출 영역(5)의 주변부의 전도성 박막(4)은 탄소와 탄소 화합물을 가질 수 있다. 제1a 및 1b도에서 전도성 박막(4)의 일부분이 전자 방출 영역(5)으로서 작용하는 것으로 도시하였지만, 제조 방법에 따라 소자 전극(2와 3) 간의 전도성 박막(4) 전체가 전자 방출 영역(5)으로서 작용하도록 제조될 수 있다.

다음에는 본 발명에서 바람직하게 사용되는 전자 방출 소자의 다른 구성인 계단형 전자 방출 소자에 대해 기술하고자 한다.

제2도는 본 발명에서 바람직하게 사용되는 계단형 전자 방출 소자의 기본 구성을 도시한 모델 단면도이다. 제1b 및 1b도의 참조 번호와 동일한 제2도의 참조 번호는 제1a 및 1b도의 부분과 동일하며, 참조 번호(21)는 계단 형성부를 나타낸다.

기판(1), 소자 전극(2 및 3), 전도성 박막(4) 및 전자 방출 영역(5)은 상술된 평면형 전자 방출 소자와 동일한 물질 종류로 구성된다. 계단 형성부(21)는 진공 증착, 프린팅, 스퍼터링 등에 의해  $\text{SiO}_2$  등과 같은 절연 물질로 구성된다. 계단 형성부(21)의 두께는 상술된 평면형 전자 방출 소자의 소자 전극 간의 간격 L에 대응하며 수백  $\text{\AA}$  내지 수십  $\mu\text{m}$  인 것이 바람직하다. 이 두께는 계단 형성부의 제조 방법과 소자 전극간에 인가되는 전압에 의해 설정되며, 수백  $\text{\AA}$  내지 수  $\mu\text{m}$  사이가 보다 바람직하다.

전도성 박막(4)이 소자 전극(2 및 3) 및 계단 형성부(21)의 제조 후에 형성되므로, 전도성 박막(4)은 소자 전극(2 및 3) 상에 적층된다. 또한, 제2도에서 전자 방출 영역(5)은 계단 형성부(21)와 일직선이 되도록 도시하였지만, 제조 조건 및 통전 포밍 조건 등에 따라 이러한 구성에만 제한되는 것은 아니다.

또한, 상술된 조건들을 만족하기만 하면 본 발명의 전도성 박막과 전자 방출 소자에 대한 임의 제조 방법이 가능하며, 몇 가지 특정 방법 중 일 실시예를 제3a 내지 3e도에서 도시하고 있다.

다음은 제3a 내지 3e도를 참조하면서 전도성 박막 형성 물질을 분해시키는데 분해제는 사용하는 경우 본 발명의 전도성 박막과 전자 방출 소자의 제조 방법에 대한 바람직한 형태를 순차적으로 기술한 것이다. 제3a 내지 3e도에서, 제1a 및 1b도의 참조 번호와 동일한 참조 번호는 제1a 및 1b도의 부분과 동일하다.

1) 기판(1)을 세제, 정제수 및 유기 용매로 충분히 세정한 후, 기판(1) 상에 진공 증착 또는 스퍼터링 등에 의해 소자 전극 물질을 침착시키고 나서, 광 포토리소 그래피 기술을 이용하여 상기 기판(1) 상에 소자 전극(2 및 3)을 형성시킨다(제3a도).

2) 상기 전도성 박막 형성 물질(32)의 액적들을 다수-노즐 잉크-젯터의 제1노즐(31)에 의해 소자 전극(2 및 3)이 형성되어진 기판(1) 상에 침착시키며(제3b도), 동시에, 상기 분해제(34)의 액적들을 제2 노즐(33)에 의해 침착시킴으로써(제3c도), 금속 화합물 박막(35)이 형성된다. 다음에 이 금속 화합물 박막을 베이킹시켜 금속 미립자 또는 금속 비유기 화합물 미립자를 함유하는 전도성 박막(4)을 형성시킨다(제3d도).

3) 후속하여, 전원(도시 안됨)에 의해 소자 전극(2와 3) 사이에 전류를 도통시켜 전도성 박막(4)에 대해 통전 포밍이라 칭하는 전류 도통 처리를 행하므로써, 전도성 박막(4) 중에 변형된 구조를 갖는 전자 방출 영역(5)이 형성된다(제3e도).

제4a 및 4b도는 통전 포밍에 대한 전압 파형의 실례를 도시한다.

전압 파형으로서는 펄스 파가 특히 바람직하다. 제4a도는 펄스 피크(crest) 값이 정전압으로 설정되는 펄스들이 연속 인가되는 사례를 도시하며, 제4b도는 펄스 피크값이 증가되어지는 펄스가 인가되어지는 사례를 도시한다.

우선, 제4a도를 참조하면서 펄스 피크값이 정전압으로 설정되어지는 사례에 대해 기술하기로 한다. 제4a도의 T1 및 T2는 전압 파형의 펄스 폭과 펄스 간격을 나타낸다. T1은 1  $\mu\text{s}$  내지 100  $\mu\text{s}$  사이의 값으로 설정되며, T2는 10  $\mu\text{s}$  내지 100  $\mu\text{s}$

s 사이의 값으로 설정되며, 삼각파의 피크값(통전 포밍 처리시의 피크 전압)은 상술된 형의 전자 방출 소자에 따라 적절하게 선택되며 적당한 진공도 하에서 수초 내지 수십초 동안 인가된다. 부수적으로, 소자 전극 사이에 인가해야 할 전압 파형은 삼각형에 한정되지 않고 사각형과 같은 임의 파형일 수 있다.

제4b도는 T1 및 T2는 제4a도의 것과 동일하며, 예를 들어 삼각파의 피크값을 약 0.1V 스텝만큼 증가시키면서 적당한 진공도 하에서 인가를 행한다.

상기 사례에서 통전 포밍은 다음과 같을 때 중단된다. 즉 펄스 간격 T2 동안, 전도성 박막(4)의 국부적인 파괴 또는 변형을 일으키지 않는 전압, 예를 들어, 약 0.1V가 인가되어 소자 전류를 측정하고 전기 저항을 측정하여 예를 들어 1 M $\Omega$ 의 저항을 나타내는 경우 통전 포밍은 중단된다.

4) 다음에, 통전 포밍 완료된 소자에 대해 활성화라 불리는 처리를 행한다.

활성화 처리란 피크값이 정전압인 펄스 전압을 10 $\mu$  내지 10 $\mu$  토르 또는 유기 가스를 도입시킨 분위기 중에서 통전 포밍에 서와 같은 방식으로 반복 인가시키는 처리를 말한다. 이러한 처리에 의해, 진공 중에 존재하는 유기 물질 중에서 탄소와 탄소 화합물이 침착됨으로써 소자 전류 If와 방출 전류 Ie를 현저하게 변화시킨다. 소자 전류 If와 방출 전류 Ie를 연속 측정하여, 방출 전류 Ie가 포화점에 도달할 때와 같은 시점에서 활성화 처리를 중지시킨다. 펄스 피크값은 동작 구동 전압인 것이 바람직하다.

여기서 언급된 '탄소 및 탄소 화합물'이란 용어는 흑연(단결정 및 다결정 모두)과 비결정 탄소(비결정 탄소와 다결정 흑연의 혼합물을 나타냄)를 말하며, 그 두께는 500 Å 또는 그 이하인 것이 바람직하며, 보다 바람직하기로는 300 Å 또는 그 이하이다.

5) 이와 같이 제조한 전자 방출 소자를 포밍 처리와 활성화 처리시에 사용된 진공도보다 높은 진공도로 유지되는 진공 분위기 하에서 동작시키는 것이 바람직하다. 또한 전자 방출 소자를 80°C 내지 300°C 사이의 온도로 가열시킨 후 상기 진공도보다 높은 진공도의 진공 분위기 하에서 동작시키는 것이 바람직하다.

포밍 처리 및 활성화 처리시에 사용된 진공도보다 높은 진공도로 유지된 진공 분위기는 10 $\mu$  또는 그 이상의 진공도를 의미하며, 보다 바람직하기로는 일반적으로 새로운 탄소 또는 탄소 화합물 침착이 일어나지 않는 진공도인 초고진공 시스템을 의미한다.

따라서, 상술된 활성화 처리 중에 이미 침착되어진 것 이상의 탄소 또는 탄소 화합물의 침착을 금지시킬 수 있으므로 소자 전류 If와 방출 Ie가 안정화된다.

다음에, 수성 수지 함유 수용액을 기판 상에 침착시키는 경우에 본 발명의 전도성 박막과 전자 방출 소자의 제조 방법의 적합한 형태에 대해서 제1a 및 1b도와 제19a내지 19d도를 참조하면서 기술하고자 한다. 제19a 내지 19d도에서, 제1a 및 1b도의 참조 번호와 동일한 참조 번호는 동일한 참조 번호는 동일한 부분을 나타낸다.

제1a 및 1b도는 본 발명의 방법에 의해 제조된 전자 방출 소자의 일례를 도시한 개략도이며, 제19a 내지 19d도는 본 발명의 전자 방출 소자의 제조 방법의 일례를 도시한 단계 도면이다.

1) 절연 기판(1)을 세제, 정제수 및 유기 용매로 충분히 세정시킨 후, 습식 프린팅 기술을 사용하여 소자 전극(2 및 3)을 상기 기판(1)의 표면 상에 형성시킨다(제19a도).

2) 잉크-젯 방식(도시 생략)을 사용하여 소자 전극의 일부분 상에 수성 수지 함유 수용액의 액적들을 침착시킨다. 침착이 행해지는 영역은 유기 금속 화합물 함유 용액이 침착되어지는 영역과 그 주변에서 약 10 $\mu$  m의 범위이다.

3) 단계 2)에서 침착된 액체를 건조시킨다. 필요한 경우, 기판을 점성이 증가될 때까지 가열시킨다.

4) 잉크-젯 방식(도시 생략)을 사용하여 절연 기판 상의 소자 전극(2 및 3)의 겹 부분에 유기 금속 화합물 함유 용액의

액적들을 침착시킴으로써 침착된 액적들은 단계 2)의 용액이 침착되어지는 영역을 벗어나지 않는다(제19b도).

5) 이 기관을 건조 및 베이킹시켜 박막(4)을 형성한다(제19c도). 단계 3)의 점성 용액을 증발 및 분해시켜 분해 후에 기관 상에는 잔류물이 남아있지 않게 된다.

다음에는, 후속 처리들은 상술된 분해제를 사용하는 바람직한 형태에서와 같이 행해진다.

본 발명의 제조 방법에 따라 제조되며 상기한 소자 구성을 갖는 전자 방출 소자의 기본 특성에 대해 제5 및 6도를 참조하면서 기술하기로 한다.

제5도는 제1a 및 1b도에서 도시된 전자 방출 소자의 전자 방출 특성을 측정하기 위한 측정/평가 장치의 개략적인 블록도이다. 제5도에서, 제1a 및 1b도의 참조 번호와 동일한 참조번호는 제1a 및 제1b도의 부분과 동일한 것을 나타낸다. 참조 번호(51)는 소자 전압  $V_f$ 를 전자 방출 소자에 인가시키는 전원을, 참조 번호(50)는 소자전극(2와 3) 사이에서 전도성 박막(4)을 통해 흐르는 소자 전류  $I_f$ 를 측정하기 위한 전류계를, 참조 번호(54)는 전자 방출 소자의 전자 방출 영역으로부터 방출되는 방출전류  $I_e$ 를 포착하기 위한 애노드 전극을, 참조 번호(53)는 애노드 전극(54)에 전압을 인가시키는 고전압 전원을, 참조 번호(52)는 소자의 전자 방출 영역(5)으로부터 방출되는 방출 전류  $I_e$ 를 측정하기 위한 전류계를, 참조 번호(55)는 진공 장치를, 참조 번호(56)는 배기 펌프를 나타낸다.

또한, 전자 방출 소자, 애노드 전극(54) 등은 진공 장치(55) 내에 위치된다. 진공 장치(55) 아래에는 도시되지 않은 진공 계와 같은 진공 장치에 필요한 장비가 제공되어 있으며, 전자 방출 소자의 측정 및 평가를 임의 희망 진공 하에서 행할 수 있도록 구성되어 있다. 배기 펌프(56)는 터보 펌프와 회전 펌프로 구성되어 있는 표준 고진공 장치 시스템과, 이온 펌프 등으로 구성된 초진공 장치 시스템 등으로 구성되어 있다. 또한, 진공 장치 전체 및 전자 방출 소자는 가열기(도시 생략)에 의해 300°C까지 가열될 수 있다. 따라서, 상술된 통전 포밍 처리 이후의 처리들을 또한 측정/평가 장치에서 행할 수 있다.

일례로서, 애노드 전극 전압이 1kV 내지 10kV의 범위 내이며 애노드 전극과 전자 방출 소자 간의 거리는 2mm 내지 8mm 범위 내에서 측정을 행하였다.

제6도는 제5도에서 도시된 측정/평가 장치에서 측정된 방출 전류  $I_e$ 와 소자 전압  $V_f$ 간의 관계에 대한 전형적인 예를 도시한다. 제6도는 방출 전류  $I_e$ 가 소자 전압  $V_f$ 보다 현저하게 작기 때문에 임의 단위를 사용한다.

제6도로부터 알 수 있는 바와 같이, 본 발명에 따라 제조된 전자 방출 소자는 방출 전류  $I_e$ 에 대해 3가지 특성을 갖고 있다.

첫째, 임의 전압('임계 전압'이라 칭하고 제6도에서  $V_{th}$ 로 표시함)의 소자 전압이 상기 전자 방출 소자에 인가되면, 방출 전류  $I_e$ 는 급격하게 증가되고, 반면에 인가된 전압이 임계 전압 이하인 경우에는 방출 전류  $I_e$ 는 사실상 검출되지 않는다. 즉 상기 전자 방출 소자는 방출 전류  $I_e$ 에 대해 명백한 임계 전압  $V_{th}$ 를 갖는 비선형 소자이다.

둘째, 방출 전류  $I_e$ 는 단조 증가하는 소자 전압  $V_f$ 에 따라 정해지므로, 방출 전류  $I_e$ 는 소자 전압  $V_f$ 에 의해 제어될 수 있다.

셋째, 애노드 전극에서 포착된 방출 전류는 소자 전압  $V_f$ 의 인가 시간에 따라 정해지는데, 즉 애노드 전극(54)에 의해 포착된 전하는 소자 전압  $V_f$ 의 인가 시간에 의해 제어될 수 있다.

본 발명의 제조 방법에 따라 제조된 전자 방출 소자가 이러한 특성을 갖기 때문에, 그 전자 방출 특성은 다수의 전자 방출 소자가 배열되어진 전자원 및 이를 구비한 화상 생성 장치에서도 입력 신호에 따라 용이하게 제어될 수 있으므로, 응용이 광범위해진다.

또한, 소자 전압  $V_f$ 에 대해 소자 전류  $I_f$ 의 단조 증가의 바람직한 특성(이하  $M$  특성이라 칭함)의 일례만을 제6도에서 굵은 선으로 도시하였지만, 때로는 나타날 수 있는 다른 특성, 즉 소자 전압  $V_f$ 에 대해 전압 제어 부성 저항(이하  $V_{CNR}$ 이라

청함)을 나타내는 소자 전류  $I$ 도 존재한다. 또한, 소자 전류의 이러한 특성들은 제조 방법 및 측정할 때의 측정 조건 등에 따라 정해진다. 또한 이러한 경우에 있어서, 전자 방출 소자는 상술된 3가지 특성을 유지한다.

다음에는 본 발명의 전자원의 제조 방법과, 이 방법에 따라 제조된 전자원에 대해 설명하고자 한다.

본 발명에 따른 전자원의 제조 방법은 전자 방출 소자 및 상기 전자 방출 소자의 전압 인가 수단을 구비하는 전자원의 제조 방법으로서, 상술된 전자 방출 소자는 본 발명의 전자 방출 소자의 상기 제조 방법에 따라 제조된다. 본 발명의 전자원의 제조 방법에 의하면, 전자 방출 소자는 본 발명의 전자 방출 소자의 제조 방법에 따라 제조되는 것을 제외하고는 제한이 없으며 이 방법에 따라 제조된 전자원의 전압인가 수단의 특정 구성에 대한 특별한 제한도 없다.

다음은 본 발명의 전자원의 제조 방법과, 이 방법에 의해 제조된 전자원의 바람직한 형태에 대해 기술한 것이다.

기판 상에 전자 방출 소자를 배열시키는 예로서는, 예를 들어, 공지된 기술의 예에서 기술된 바와 같이 대다수의 전자 방출 소자를 평행하게 배열시키고, 그들 양단부가 배선에 각각 접속되어 있는 전자 방출 소자의 대다수의 행(이하 '행 방향'이라 칭함)을 배열하고, 상기 배선과 수직 방향(이하 '열 방향'으로 칭함)으로 전자 방출 소자 상의 공간에 배치된 제어 전극(또한 '그리드'라 칭함)에 의해 전자 방출 소자로부터 방출되는 전자들을 제어함으로써 사다리형 배열을 형성하고, 중간 절연층을 통해  $m$ 개의  $X$ 방향 배선 상에  $n$ 개의  $Y$ 방향 배선을 제공하여 전자 방출 소자의 소자 전극쌍 각각을 각각의  $X$ 방향 배선과  $Y$ 방향 배선에 접속시키는 배열을 형성한다. 후자의 배열을 단순 매트릭스라 칭한다. 우선, 단순 매트릭스 배열에 대해 기술하기로 한다.

본 발명의 제조 방법에 따라 제조된 전자 방출 소자의 3가지 기본 특성에 따르면, 상기 소자에서 방출되는 전자들은 단순 매트릭스로 배열되어 있는 전자 방출 소자의 경우에도 전압이 임계 전압 이상인 경우 대향 소자 전극 간에 인가되는 필스 전압의 피크값과 폭에 의해 제어된다. 반면에 전압이 임계 전압 미만인 경우에는 방출되는 전자는 사실상 없게 된다. 이러한 특성에 따르면, 상기 필스 전압이 소자 각각에 적절하게 인가되면, 전자 방출 소자는 입력 신호에 따라 선택될 수 있으므로, 다수의 전자 방출 소자들이 배열되어 있는 경우에도 전자 방출량을 제어할 수 있다.

다음은 제7도를 참조하면서 이러한 원리에 기초하여 제조된 전자원의 구성에 대해 설명하기로 한다. 참조 번호(71)는 전자원 기판을, 참조 번호(72)는  $X$ 방향 배선을, 참조 번호(73)는  $Y$ 방향 배선을, 참조 번호(74)는 전자 방출 소자를, 참조 번호(75)는 결선을 나타낸다. 전자 방출 소자(74)는 이것이 본 발명의 상기 제조 방법에 따라 제조될 수 있는 한 어떠한 것이든 좋으며, 상기 평면형 또는 계단형 중 어느 하나이어도 좋다.

제7도에서, 전자원 기판(71)은 상술된 바와 같이 유기 기판 등이며, 각 소자 상에 배열되어질 전자 방출 소자의 개수와 설계는 그 용도에 따라 적절하게 설정된다.

$X$ 방향 배선 배선(72)은  $Dx1, Dx2, \dots, Dx_m$ 으로 표시되는  $m$ 개( $m$ 은 양수)의 배선으로 구성되며 진공 증착, 프린팅, 스퍼터링 등에 의해 전자원 기판 상에 형성된 진도 금속 등으로 제조되며, 그 물질, 막 두께 및 배선 폭은 대다수의 전자 방출 소자에 균일한 전압을 공급할 수 있도록 적당하게 설정된다.  $Y$ 방향 배선(73)은  $Dy1, Dy2, \dots, Dy_n$ 으로 표시되는  $n$ 개( $n$ 은 양수)의 배선으로 이루어지며,  $X$ 방향 배선(72)과 동일하게 구성된다.  $m$ 개의  $X$ 방향 배선(72)과  $n$ 개의  $Y$ 방향 배선(73) 사이에는 도시 안된 중간 절연층이 형성되어 이들 배선들을 전기적으로 분리시키며 매트릭스 배선을 구성한다.

도시 안된 중간 절연층은 진공 증착, 프린팅, 스퍼터링 등에 의해 형성된  $SiO_2$ 등으로 이루어지며,  $X$ 방향 배선(72)이 형성되는 기판(71)의 전부 또는 일부분 상에 회로의 형상으로 형성되며, 그 막 두께, 물질 및 제조 방법은  $X$ 방향 배선(72)과  $Y$ 방향 배선의 교점에서의 전위차에 견딜 수 있도록 적당하게 선택된다. 또한,  $X$ 방향 배선(72) 및  $Y$ 방향 배선(73)을 외부 단자로서 기판 밖으로 연장된다.

또한, 전자 방출 소자(74)에 대향 배치된 소자 전극(도시 생략)은 진공 증착, 프린팅, 스퍼터링 등에 의해 형성된 전도 금속 등으로 이루어진 결선(75)에 의해  $m$ 개의  $X$ 방향 배선(72)과  $n$ 개의  $Y$ 방향 배선(73)에 각각 전기 접속되어 있다.

지금부터,  $m$ 개의  $X$ 방향 배선(72),  $n$ 개의  $Y$ 방향 배선(73), 결선(75) 및 대향 전극의 전도 금속은 그 구성 성분들이 부분

적으로 또는 전부 동일할 수 있거나, 또는 전부 다를 수 있는데, 그 물질들은 상술된 소자 전극 물질 중에서 적절하게 선택할 수 있다. 또한 이들 소자 전극의 배선이 소자 전극의 배선 물질과 동일한 배선 물질로 구성되어 있는 경우에, 이 배선을 집합적으로 '소자 전극'이라 칭한다. 전자 방출 소자는 기관(71) 상이나 층간 절연층(도시 생략) 상에 형성될 수 있다.

또한, 후술될 구성의 경우, 주사 신호를 인가시키는 도시 안된 주사 신호 발생 수단이 상기 X 방향 배선(72)에 전기 접속되어 입력 신호에 따라 X 방향으로 배열되어 있는 방출 소자(74)의 행에 대한 주사를 행한다. 반면에, 변조 신호를 인가시키는 도시 안된 변조 신호 발생 수단이 Y 방향 배선(73)에 전기 접속되어 입력 신호에 따라 Y 방향으로 배열되어 있는 방출 소자(74)의 열에 대한 변조를 행한다. 또한, 전자 방출 소자의 각 소자에 인가되는 구동 전압은 상기 소자에 인가되는 주사 신호와 변조 신호 간의 차전압으로서 공급된다.

상기한 구성에 의하면, 단순 매트릭스 배선에 의해서만 개개의 소자를 선택하여 구동시키는 것이 가능해진다.

지금부터, 본 발명의 표시 패널의 제조 방법과, 이 방법에 따라 제조된 표시 패널에 대해 기술하고자 한다.

본 발명에 따른 표시 패널의 제조 방법은 전자 방출 소자와 상기 전자 방출 소자에 전압을 인가시키는 전압 인가 수단으로 구성된 전원과, 상기 소자로부터 방출되는 전자들을 수용하여 루미네스 발광을 나타내는 형광 스크린을 구비한 표시 패널의 방법이다. 이 제조 방법은 상기 전자 방출 소자의 제조가 본 발명에 따른 전자 방출 소자를 제조하는 상기 방법에 따라 행해지는 것을 특징으로 한다. 본 발명의 표시 패널의 제조 방법에 대해서는, 상기 전자 방출 소자의 제조가 본 발명에 따른 전자 방출 소자의 상기 제조 방법에 따라 행해지는 것을 제외하고는 제한이 없으며, 이 방법에 따라 제조된 표시 패널의 전자원 또는 형광막의 구성에 대한 특별한 제한도 없다.

다음은 제8, 9a 및 9b도를 참조하면서 본 발명에 따른 표시 패널의 제조 방법 및 이 방법에 따라 제조된 표시 패널의 바람직한 형태로서, 상술된 바와 같이 제조된 단순 매트릭스 배열 전자원을 사용하여 제조된 표시 등을 하기 위한 표시 패널에 대해 기술한 것이다. 제8도는 표시 패널의 기본 블록도이며, 제9a 및 9b도는 형광 스크린의 일례를 도시한 패턴도이다.

제8도에서, 참조 번호(71)는 전자 방출 소자가 상술된 바와 같이 배열되어 있는 전자원 기관을, 참조 번호(81)는 전자 방출 소자가 고정되어지는 배면판을, 참조 번호(86)는 유리 기관(83)의 내면 상에 형성된 메탈 백(85)과 형광 스크린(84)으로 이루어진 면판을, 참조 번호(82)는 프레임(82)을 나타내며, 배면판(81), 배면판(82) 및 면판(86)은 프리트 유리(frit glass) 등으로 피복되어진 후 10분 이상 간 대기 또는 질소 분위기 중에서 400°C 내지 500°C로 베이킹되어져, 조립체를 밀봉시킴으로써 밀봉부(88)가 구성된다.

제8도에서, 참조 번호(74)는 제1a 및 1b도에서 도시된 전자 방출 영역에 대응한다. 참조 번호(72 및 73) 각각은 각 전자 방출 소자의 한쌍의 소자 전극에 접속된 X-방향 배선과 Y-방향 배선을 나타낸다.

상기 밀봉부(88)가 상술된 바와 같이 면판(86), 프레임(82) 및 배면판(81)으로 형성되더라도, 배면판(81)은 주로 기관(71)의 강도를 보강하기 위해 제공되기 때문에, 기관(71)의 강도가 그 자체로 충분하다면, 독립된 배면판(81)을 필요로 하지 않고 프레임(82)이 기관(71)에 직접 밀봉되어지기 때문에, 밀봉부(88)가 면판(86), 프레임(82) 및 기관(71)으로 구성된다. 또한, 대기압에 대한 충분한 강도를 갖도록 구성된 밀봉부(88)는 면판(86)과 배면판(81) 사이에 '스페이스'라 칭하는 지지 부재(도시 생략)를 제공하여 구성될 수 있다.

제9a 및 9b도는 형광 스크린의 구성을 나타낸다. 형광 스크린(84)이 흑색 화상 및 백색 화상을 나타내는데 사용되면 형광 스크린(84)은 형광 물질만으로 구성되지만, 형광 스크린이 칼라 화상을 표시하기 위해 사용되면 형광 스크린은 흑색 전도 부재(91)와 형광 물질(92)로 이루어지는데, 상기 흑색 전도 부재는 형광 물질의 배열에 따라 흑색 스트라이프 또는 흑색 매트릭스로서 분리된다. 흑색 매트릭스 또는 흑색 스트라이프의 제공 목적은 칼라 표시를 행하는데 필요한 3원색의 형광 물질(92)간의 착색 경계부를 흑색화시킴으로써 혼색을 감추고 또한, 형광막(84)에서의 외부광의 반사로 인한 콘트라스트의 저하를 제어하기 위한 것이다. 흑색 스트라이프의 주성분으로서 통상 흑연을 사용하지만, 이것에 한하지 않고, 전도성을 가지며 낮은 광 투과도와 반사도를 갖는 다른 임의의 전도 물질을 사용할 수 있다.

흑색 및 백색 또는 칼라 표시 패널에는 상관없이, 유리 기판 상에 형광 물질을 도포시키는데는 침착 또는 프린팅 기술을 사용한다.

메탈 백(85)은 통상적으로 형광막(84)의 내면 상에 배열된다. 메탈 백(85)의 목적은, 형광 물질로부터 방출되어 밀봉부의 내측으로 전달되는 반사광을 면판(86)쪽으로 향하게 함으로써 휘도를 증가시키고, 전자 빔에 가속 전압을 인가시키기 위한 전극으로서 사용하고, 밀봉부의 내부에서 발생된 음이온의 충돌로 인한 형광막의 손상을 보호하기 위해서 제공된 것이다. 메탈 백(85)은 형광막(84)을 형성한 후 형광막(84)의 내면을 그래듀에이션 처리(통상 '필름링'이라 칭함)를 행하고 진공 증착에 의해 형광막(84) 상에 Si 막을 침착시킴으로써 제조될 수 있다.

형광막(84)의 전도도를 증가시키기 위해 면판(86)에 대해 형광막(84)의 외면에 투영 전극(도시하지 않음)을 제공할 수 있다.

칼라 표시의 경우, 형광 물질 각각은 전자 방출 소자에 대응해야 하므로 밀봉시에는 정확한 위치 설정을 해야 한다.

밀봉부(88)는 배기관(도시 생략)에 의해 약 10<sup>-6</sup>토르의 진공으로 탈기되어 밀봉된다. 또한, 밀봉 후의 밀봉부(88)의 진공 상태를 유지시키기 위해 게터 처리를 행할 수 있다. 이것은 저항 가열 또는 고주파수 가열 등과 같은 가열 방법을 사용하여 밀봉부(88) 내의 소정 위치(도시 생략)에 위치된 게터를 가열시켜 진공 증착막을 형성시키는데, 이러한 처리는 밀봉 전 또는 밀봉 후에 행해진다. 게터의 주성분은 일반적으로 Ba이며, 상기 진공 증착막의 흡수 작용으로 인해 고진공도를 유지한다. 또한, 형성 후의 전자 방출 소자에 대한 처리는 적절하게 결정된다.

본 발명에 따른 화상 생성 장치의 제조 방법은, 전자 방출 소자와 상기 전자 방출 소자에 전압을 인가시키는 전압 인가 수단으로 이루어진 전원과, 상기 소자로부터 방출되는 전자들을 수용하여 루미너스 발광을 나타내는 형광 스크린과, 외부 신호에 따라 상기 소자에 인가되는 전압을 제어하는 구동 회로를 구비한 화상 생성 장치의 제조 방법이다. 이 제조방법은 상기 전자 방출 소자의 제조가 본 발명에 따른 전자 방출 소자의 상기 제조 방법에 따라 행해지는 것을 특징으로 하고 있다. 본 발명의 화상 생성 장치의 제조 방법에 대해서는 상기 전자 방출 소자의 제조가 본 발명에 따른 상기 전자 방출 소자의 제조 방법에 따라 행해지는 것을 제외하고는 제한이 없으며, 이 방법으로 제조된 화상 생성 장치의 전자원, 형광막 또는 구동 회로의 구성에 대한 특별한 제한도 없다.

다음은 제10도를 참조하면서 본 발명에 따른 화상 생성 장치의 제조 방법과 상기 방법에 따라 제조된 화상 생성 장치의 바람직한 형태로서, 단순 매트릭스 배열의 전자원을 사용하여 제조된 표시 패널을 사용하여 NTSC 텔레비전 신호에 따라 텔레비전 표시를 행하는 화상 생성 장치에 대해 기술한 것이다. 제10도는, 화상 생성 장치가 NTSC 텔레비전 신호에 따라 표시를 행하는 일례의 구동 회로를 도시한다. 제10도에서, 참조 번호(101)는 상기 표시 패널을 나타낸다. 참조 번호(102)는 주사 회로를, 참조 번호(103)는 제어 회로를, 참조 번호(104)는 시프트 레지스터를, 참조 번호(105)는 라인 메모리를, 참조 번호(106)는 동기 신호 분리 회로를, 참조 번호(107)는 변조 신호 발생기를, V<sub>x</sub> 및 V<sub>a</sub>는 DC 전압원을 나타낸다.

다음은 각 부의 기능에 대해 설명하기로 한다. 우선, 표시 패널(101)은 단자 D<sub>ox1</sub> 내지 D<sub>oxm</sub>, 단자 D<sub>oy1</sub> 내지 D<sub>oym</sub> 및 고전압 단자 H<sub>v</sub>를 통해 외부 전기 회로에 접속된다. 이들 중, 단자 D<sub>ox1</sub> 내지 D<sub>oxm</sub>에 주사 신호가 인가되어 상기 표시 패널내에 제공된 전자원을 한번에 1개 라인(N 소자)씩 순차로 구동시키는데 즉 M 행과 N열의 행렬로 매트릭스 배선으로 배열되어 있는 전자 방출 소자의 그룹으로 순차로 구동시킨다. 한편, 단자 D<sub>oy1</sub> 내지 D<sub>oym</sub>에는 상기 주사 신호에 의해 선택된 행의 전자 방출 소자의 각각의 출력-전자 빔을 제어하기 위한 신호가 인가된다. 또한, 고전압 단자 H<sub>v</sub>에는 예를 들어 10kV의 직류 전압이 직류 전압원 V<sub>a</sub>에 의해 공급되고, 이 전압은 전자 방출 소자로부터의 전자 빔 출력에 충분한 에너지를 공급하여 형광 물질을 여기시키기 위한 가속 전압이다.

다음에는 주사 회로(102)에 대해 설명하기로 한다. 이 회로는 N개의 스위칭 장치(제10도에는 S1 내지 S<sub>m</sub> 만이 도시됨)를 포함하고, 스위칭 장치는 DC 전압원 V<sub>x</sub>의 출력 전압 또는 D<sub>oxm</sub>에 전기 접속된다. 스위칭 장치 S1 내지 S<sub>m</sub> 각각은 제어 회로(103)로부터 공급된 제어 신호 Tscan에 따라 동작하지만, 예를 들어 FET와 같은 스위칭 장치의 결합시킴으로써 구성이 보다 간단해질 수 있다.

본 실시예의 경우, 상기 DC 전압원 V<sub>x</sub>는 상기 전자 방출 소자의 특성(전자 방출 임계 전압)에 따라 주사되지 않은 소자에

인가되는 구동 전압이 전자 방출 임계 전압 또는 그 미만이 되도록 정전압을 출력하도록 설정되어 있다.

또한, 제어 회로(103)는 외부적으로 입력된 화상 신호에 따라 적절한 표시를 행할 있도록 관련된 소자들의 동작을 인터페이스하는 작용이다. 아래에 설명되는 동기 신호 분리 회로(106)로부터 공급된 동기 신호  $T_{sync}$ 에 따라 제어 신호  $T_{scan}$ ,  $T_{sft}$  및  $T_{mry}$ 를 발생시킨다.

동기 신호 분리 회로(106)는 NTSC 텔레비전 신호로부터 동기 신호 성분 및 휘도 신호 성분을 분리하는 회로로서, 공지된 바와 같이, 공지된 주파수 분리(필터)회로를 이용하여 용이하게 구성될 수 있다. 동기 신호 분리 회로(106)에 의해 분리된 동기 신호는 잘 알려진 바와 같이 수직 동기 신호와 수평 동기 신호로 구성되어 있지만, 이것은 성분 신호에 관계없이 설명의 편의상 여기서는  $T_{sync}$ 로 표시하기로 한다. 한편, 텔레비전 신호에서 분리되어 시프트 레지스터(104)에 공급되는 화상 휘도 신호 성분은 설명의 편의상 DATA 신호로 표시된다.

시프트 레지스터(104)는 상기 제어 회로(103)로부터 공급된 제어 신호  $T_{sft}$ 에 따라 시계열로 직렬로 공급되는 DATA 신호의 화상 라인마다 직렬/병렬 변환을 행한다. [제어 신호  $T_{sft}$ 는 시프트 레지스터(104)의 시프트 클럭이라고 말할 수 있다.] 직렬/병렬 변환이 행해진 1 화상 라인의 데이터(N개의 전자 방출 소자에 대한 구동 데이터에 대응)가 N개의 병렬 신호  $I_d1$  내지  $I_{dn}$ 으로서 시프트 레지스터(104)에서 출력된다.

라인 메모리(105)는 필요한 동안만 1 라인의 데이터를 기억하기 위한 것으로서, 제어 회로(103)에서 나온 제어 신호  $T_{mry}$ 에 따라  $I_d1$  내지  $I_{dn}$ 의 내용을 적당하게 기억한다. 기억된 내용은  $I'd1$  내지  $I'dn$ 으로서 출력되어 변조 신호 발생기(107)에 공급된다.

상기 변조 신호 발생기(107)는 상기 각각의 화상 데이터  $I'd1$  내지  $I'dn$ 에 따라 전자 방출 소자 각각의 구동 변조를 적당히 행하는 신호원이고, 이 소자의 출력 신호는 단자  $D_{oy1}$  내지  $D_{oyN}$ 을 통해 표시 패널(101) 내지 전자 방출 소자에 공급된다.

상술한 바와 같이, 본 발명의 전자 방출 소자는 방출 전류  $I_e$ 에 대해 다음과 같은 특성을 갖는다. 즉 전자 방출에 대한 분명한 임계 전압  $V_{th}$ 가 존재하고  $V_{th}$ 를 초과하는 전압이 인가될 때에만 전자를 방출한다.

또한, 전자 방출 임계 이상의 전압의 경우, 방출 전류는 소자에 인가되는 전압의 변화의 함수로서 변환된다. 또한 전자 방출 임계  $V_{th}$ 의 값과 인가된 전압에 대한 방출 전류 간의 관계는 전자 방출 소자의 물질 조성비 또는 제조 방법을 다르게 함으로써 변환될 수 있는데, 이것에 관계없이 다음과 같이 될 수 있다.

펄스형 전압이 소자에 인가되며, 인가된 전압이 전자 방출 임계 전압 미만인 경우에는 방출 전류는 발생되지 않고, 인가된 전압이 전자 방출 임계 전압 이상인 경우에는 전자 빔이 출력된다. 이러한 점에서, 출력 전자 빔의 세기는 펄스형 전압의 피크값( $V_m$ )을 변경시킴으로써 제어될 수 있다. 부가적으로, 출력 전자 빔의 전하의 총량은 펄스 폭( $P_w$ )을 변경시킴으로써 제어될 수 있다.

그러므로, 전압 변조 방법 또는 펄스 폭 변조 방법은 전자 방출 소자의 변조 방법으로서 제공될 수 있다. 전압 변조의 경우, 전압 변조형 회로가 변조 신호 발생기(107)용으로 사용되며, 펄스형 전압의 피크값이 입력 데이터에 따라 적절하게 변조되는 한편, 펄스 폭은 일정하게 유지된다. 반면에, 펄스 폭 변조의 경우에는, 펄스 폭 변조형 회로가 변조 신호 발생기(107)로서 사용되며, 인가된 전압의 펄스 폭은 입력 데이터에 따라 변조되는 반면, 인가된 전압의 피크값은 일정하게 유지된다.

상기 일련의 동작에 따르면, 텔레비전 표시는 표시 패널(101)을 사용하여 행할 수 있다. 상기에서 특정하게 언급되지 않았지만, 시프트 레지스터(104) 및 라인 메모리(105)는 화상 신호 직렬/병렬 변환 및 저장이 주어진 속도로 수행되는한 디지털 또는 아날로그 신호형일 수 있다.

디지털 신호 시스템이 사용되며, 동기 신호 분리 회로(106)의 출력 신호 DATA는 디지털 신호 형태로 변환될 필요가 있다. 그러나, 이러한 변환은 동기 신호 분리 회로(106)의 출력부에 A/D 변환기를 제공함으로써 용이하게 수행될 수 있다. 물론



다른 회로가 라인 메모리(105)의 출력 신호가 디지털 신호인지 또는 아날로그 신호인지에 따라 변조 신호 발생기(107)용으로 사용되는 회로가 많거나 적게 될 수 있다. 디지털 신호의 경우, 전압 변조 방법을 사용하면, 예를 들어 공지된 D/A 변환 회로가 변조 신호 발생기(107)용으로 사용될 수 있으며, 경우에 따라 증폭 회로를 부가시킬 수 있다. 펄스 폭 변조 방법을 사용하면, 당업자는 고속 발전기와 발전기에 의해 출력된 펄스의 수를 계수하는 카운터 및 카운터의 출력값과 상기 메모리의 출력값을 비교하는 비교기를 구비한 회로를 사용하여 변조 신호 발생기(107)를 용이하게 구성할 수 있다. 필요한 경우, 변조된 폭 변조되어 비교기로부터 출력되는 변조된 신호의 전압을 전자 방출 소자의 구동 전압까지 증폭시키는 증폭기를 부가할 수 있다.

한편, 아날로그 신호인 경우, 전압 변조 방법을 사용하면, 공지된 연산 증폭기를 포함하는 증폭기 회로가 변조 신호 발생기(107)용으로 사용될 수 있고, 레벨 시프트 회로가 필요한 경우 부가될 수 있다. 펄스 폭 변조 방식을 사용하면, 공지된 전압 제어형 발전 회로(VCO)를 사용할 수 있으며, 필요한 경우, 전자 방출 소자의 구동 전압까지 전압을 증폭시키는 증폭기를 제공할 수 있다.

이와 같이 제조되어 본 발명에 바람직하게 사용되는 화상 표시 장치에 따르면, 전자-방출은 전압이 외부 단자  $D_{ox1}$  내지  $D_{oxm}$  및  $D_{oy1}$  내지  $D_{oym}$ 에 의해 전자 방출 소자 각각에 인가될 때 발생되고, 발생된 전자 빔은 메탈 백(85) 또는 투명 전극(도시 안됨)에 고전압을 인가함으로써 가속화되어 가속화된 전자가 형광막(84)과 충돌하여, 루미네스 발광을 일으키는 형광막을 여기시켜 화상을 표시된다.

상기한 구성은 표시용으로 사용되는 바람직한 화상 생성 장치를 제조하는데 필요한 개략 구성으로서, 그 물질 및 부품들은 이것에 한하지 않고 화상 생성 장치의 목적에 따라 적절히 선택될 수 있다. 또한, 입력 신호의 일례로서는 NTSC 신호에 제한되지 않고, PAL 또는 SECAM과 같은 시스템을 사용할 수 있으며, 매다수 주사선(MUSE와 같은 고선명도 TV)을 포함하는 TV 신호를 사용할 수 있다.

지금부터, 사다리형으로 배열된 전자원과, 이러한 전자원을 포함하는 표시 패널 및 화상 생성 장치에 대해 제11도 및 제12도를 참조하여 설명하기로 한다.

먼저 제11도를 참조하면, 참조 번호(110)는 전자원 기관을 표시하고, 참조 번호(111)는 전자 방출 소자를 표시하며, 참조 번호(112)는 상기 전자 방출 소자를 연결시키는 공통 배선  $D_{x1}$  내지  $D_{xm}$ 을 표시한다. 다수의 전자 방출 소자(111)는 X 방향으로 (이하 '소자 행'이라 함) 평행하게 전자원 기관(110) 상에 배열된다. 다수의 소자 행이 배열되어 전자원을 형성한다. 각 소자는 적절한 구동 전압을 각 소자행의 공통 배선에 인가함으로써 독립적으로 구동될 수 있는데, 이것은, 전자-방출 임계 레벨을 초과하는 전압을 전자 빔 방출을 희망하는 소자 행에 인가하고, 전자-방출 임계 레벨 미만의 전압을 전자 빔 방출을 희망하지 않는 소자 행에 인가함으로써 달성된다. 또한, 공통 배선  $D_{x2}$  내지  $D_{xn}$ 은 예를 들어  $D_{x2}$  및  $D_{xn}$ 을 단일의 공통 배선을 갖도록 구성될 수 있다.

제12도는 사다리형 구성을 갖는 전자원이 제공된 화상 생성 장치의 표시 패널을 도시한다. 제12도에서, 참조 번호(120)는 그리드 전극을, 참조 번호(121)는 전자를 통과하게 하는 구멍을, 참조 번호(122)는  $D_{ox1}$ ,  $D_{ox2}$ , ...,  $D_{oxm}$ 으로 구성된 외부 단자를, 참조 번호(123)는 각각의 그리드 전극(120)에 접속된 외부 단자  $G_1$ ,  $G_2$ , ...,  $G_n$ 을, 참조 번호(124)는 상술된 바와 같이 각 소자 간의 공통 배선이 단일 배선으로 이루어지는 전자원 기관을 나타낸다. 또한, 제12도에서는 제8 및 11도와 동일한 참조 번호는 제8 및 11도의 부분과 동일한 것을 나타낸다. 이 구성과 상기 단순 매트릭스 배열 화상 생성 장치(제8도) 간의 주요한 차이는 그리드 전극(120)이 전자원 기관(110)과 면판(86) 사이에 제공된다는 것이다.

그리드 전극(120)은 전자원 기관(110)과 면판(86) 사이에 제공된다. 각 소자마다 하나의 원형 구멍(121)이 제공되어 있는 그리드 전극(120)은 사다리형 배열의 소자 행과 교차식으로 제공된 스트라이프형 전극을 통해 전자 빔이 통과하도록 전자 방출 소자로부터 방출된 전자 빔을 변조시킬 수 있다. 그리드의 제공 위치나 형태는 제12도에서 도시된 것과 동일한 필요는 없으며, 구멍으로서 다수의 통로가 메쉬형으로 제공될 수 있거나, 또는 예를 들어, 이들이 전자 방출 소자의 주변 또는 그 부근에 제공될 수 있다.

외부 단자(122) 및 그리드 외부 단자(123)는 도시 안된 제어 회로에 전기 접속된다.

상기 화상 생성 장치에 의하면, 전자 빔 각각이 형광 물질로 방사되는 것을 소자 행을 한번에 한 열씩 순차로 구동(주사) 하면서 변조 신호에 대응하는 한 라인을 그리드 전극 행에 동기 또는 동시에 인가함으로써 제어할 수 있다.

또한, 본 발명에 따르면, 텔레비전 방송 뿐 아니라 텔레비전 담화 시스템, 컴퓨터 등의 표시 장치용으로 바람직한 표시 장치로서 사용되는 화상 생성 장치가 제공된다. 또한, 광감성 드럼 등과 결합하여 구성된 광 프린터의 화상 생성 장치로서도 사용될 수 있다. 이 경우에는 상술된  $m$ 개의 행 방향 배선과  $n$ 개의 열 방향 배선을 적절히 선택함으로써 라인형 방출 원 뿐만 아니라, 2차원 방출원에도 응용할 수 있다.

본 발명의 실시예에 대해 이하에서 기술하고자 한다.

#### [실시예 1]

또, 제 1a 및 1b도에 도시된 형태의 전자-방출 소자가 전자 방출 소자로서 제조되었다. 제 1a도는 본 발명의 전자 방출 소자의 구성을 도시하는 평면도이며, 제 1b도는 그 단면도이다. 제 1a 및 제 1b도에서, 참조 번호(1)는 절연 기판을 나타내며, 참조 번호(2 및 3)는 한쌍의 소자 전극을 나타내고, 참조 번호(4)는 전자 방출 영역을 포함하는 전도성 박막을 나타내며, 또 참조 번호(5)는 전자 방출 영역을 나타낸다. 도면에서, L은 소자 전극(2)과 소자 전극(3) 사이의 간격을 나타내며, W는 소자 전극의 길이를 나타내고, d는 소자 전극의 두께를 나타내며, 또  $\theta$ 는 소자의 폭을 나타낸다.

본 발명의 전자 방출 소자를 제조하는 방법을 지금부터 제 19a 내지 19d도를 참조하여 설명할 것이다. 석영 유리판이 절연 기판(1)으로서 사용되며, 유기 용매를 사용하여 상기 유리판을 세정한 후, Au 소자 전극(2 및 3)들이 스크린 프린팅에 의하여 상기 기판 상에 형성된다(제 19a도). 소자 전극 간격 L은  $30 \mu m$ 로 설정되며, 소자 전극 폭 W는  $500 \mu m$ 로 설정되고, 또 그 두께는  $1000 \text{ \AA}$ 로 설정된다.

메틸 셀룰로오즈가 물에 첨가되며, 또 용액의 점도는 5 센터포이즈의 점도로 조절되는데, 이는 그 다음에 비벌 젯형 잉크-젯 장치에 의하여 전극(2 및 3)의 일부분 상에 첨착되며(제 19b도), 그 다음으로 15분 동안  $150^\circ C$ 로 가열된다. 그 다음으로 상기 기판은 다시 실온으로 냉각된다.

디메틸설폭사이드(dimethylsulphoxide)의 40% 중량비인 수용액이 마련되며, 팔라듐이 0.4% 중량비가 되도록 팔라듐 아세테이트(palladium acetate)가 상기 수용액에 첨가됨으로써, 암적색 용액을 얻게 된다. 이러한 수용액의 일부를 격리된 용기에 넣고, 적갈색 페이스트가 얻어지도록 용매를 증발시킨다.

상기 암적색 용액은 비벌 젯형 잉크-젯 장치에 의해 전극(2 및 3)이 상부에 형성된 석영판 상에 첨착되는데, 이는 첨착될 전극(2 및 3)에 접촉된 용액이 첨착된 후, 2분 동안  $80^\circ C$ 에서 건조되는 방식으로 행해진다. 액적의 침착은 다수의 소자에 대해 행해지며, 그 결과 첨착된 액적이 실제로 전극 안으로 들어가지 않게 되어 상기 액적들이 양호한 재현성을 갖도록 첨착될 수 있다.

또한, 재현성을 평가하기 위하여 막 두께에 대한 측정이 행해진다. 본 명세서에서 '막 두께'라는 용어는 제 19c도에 도시된 바와 같은 형태의 소자의 최대 두께를 말한다. 소자 내에서의 막 두께의 분포는 다음과 같이 계산된다: 예를 들어, 전도성 박막(4)이 거의 원형의 형태로 형성된 경우, 원의 중심에 있는 전도성 소자 전극들 간의 중간 지점인 막 반경의 90%로 원이 그려지며, 또 최대값으로부터 막 두께의 최소값을 감산(subtracting)한 결과를 최대값으로 나눈다. 또한, 막의 형태는 유기 금속 화합물 용액의 조성비의 변화, 액적 첨착 방법 등에 의하여 변경될 수 있다. 그 형태가 원형이 아닌 경우에도, 막의 최대 및 최소 막 두께들은 동일한 방식으로 평가되는데, 그 최대 10%는 고려 대상에 제외된다.

내부 소자 막 두께 분포는 소자 간의 상술된 소자 내부 막 두께 분포에 대한 평가이다.

다음으로, 전도성 박막이  $350^\circ C$ 에서 12분 동안 베이킹에 의하여 형성된다(제 19c도). 이러한 전자 방출 영역 형성 박막(4)의 평균 막의 길이는  $100 \text{ \AA}$ 이며, 또 그 시트 저항은  $5 \times 10^4 \Omega$ 이다.

다음으로, 진공 용기 내의 소자 전극(2 및 3)에 전압이 인가되며, 전자 방출 영역 형성 박막(4)에 대한 전류 전도 처리(

포밍 처리)를 행함으로써 전자 방출 영역(5)이 형성된다(제19d도). 제4a도는 포밍 처리용 전압 파형을 도시한다.

본 실시예를 사용하는 경우, 전압 파형의 펄스 폭 T1은 1 ms로 설정되며, 그 펄스 폭 T2는 10 ms로 설정되고, 삼각파의 피크값(포밍을 행할 때의 피크 전압)은 5V로 설정되며, 또 상기 포밍 처리는 약  $1 \times 10^{-4}$  토르 진공 분위기에서 60초 동안 행해진다. 또한  $10^{-4}$  토르에서 아세톤이 진공 용기에 유입되며, 포밍시와 동일한 펄스 전압이 15분 동안 인가되고, 이에 따라 활성화 처리를 행하게 된다.

상술한 바와 같이 100개의 소자를 제조한 경우, 미립자들의 평균 직경은 모든 피스(piece)에 대해서 50 Å이다. 전도성 박막(21)의 막 두께의 불균일성을 다음의 표1에 도시한다. 또한 각 소자의 전자 방출 특성은 제5도에 도시된 바와 같은 구성의 측정/평가 장치에 의하여 측정된다.

본 전자 방출 소자 및 애노드 전극(54)들은 진공 장치 내에 놓여지며, 상기 진공 장치에는 도시되지 않은 배기 펌프 및 진공 게이지와 같은 진공 장치에 요구되는 장비들이 구비됨으로써, 본 전자 방출 소자에 대한 측정 및 평가가 소망 진공도로 행해질 수 있게 된다. 본 실시예에 따르면, 애노드 전극과 전자 방출 소자 사이의 거리는 4 mm로 설정되며, 애노드 전극의 전위는 1 kV로 설정되고, 또 전자 방출 특성 측정시 진공 장치 내의 진공도는  $1 \times 10^{-6}$  토르로 설정된다.

상기와 같은 측정/평가 장치를 사용하는 경우, 본 전자 방출 소자의 100개의 소자들의 전극(2 및 3)들 사이에 소자 전압이 인가되며, 이 때 흐르는 소자 전류 I<sub>f</sub> 및 방출 전류 I<sub>e</sub>가 측정되는데, 그 결과 전류 전압 특성이 제6도에 도시된다. 12V인 소자 전압 하에서의 방출 전류 I<sub>e</sub>가 측정되는 때, 평균적으로 0.2 μA가 얻어지며, 또 0.05%의 전자 방출 효율이 얻어진다. 소자들 사이의 균일성도 역시 양호한데, 소자들 사이의 I<sub>e</sub> 값들의 5% 정도의 불균일성은 양호하다.

상술된 실시예에서, 전자 방출 영역을 형성하도록 전극들 사이에 삼각 펄스가 인가되나, 소자의 전극들 사이에 인가되는 전압 파형은 삼각 형태에 제한되는 것이 아니며 직사각형과 같은 임의의 파형일 수 있다. 또한, 피크값, 펄스 폭, 및 펄스 간격 등도 상기 값들에 제한될 필요가 없으며, 전자 방출 영역이 양호하게 형성될 수 있는한 어떠한 값이라도 선택될 수 있다.

#### [실시예 2]

폴리비닐 알콜(PVA로 참조된다)이 물에 첨가되며, 용액의 점도는 5 센티포이즈의 점도로 조절되는데, 이는 그 다음에 버블 젯형 잉크 젯 장치에 의하여 전극들의 일부분 상으로 침착되며, 그 다음으로 10분 동안 100 °C로 가열된 후, 다시 실온에서 냉각된다. 이 다음으로, 본 전자 방출소자의 100개의 소자들이 실시예 1과 같은 방식으로 제조된다. 전도성 막의 막 두께의 불균일성은 다음의 표 1에 도시된다. 또한, 실시예 1에서 설명된 측정/평가 장치에 의하여 본 전자 방출 소자의 전극(2 및 3)들 사이에 소자 전압이 인가된 때, 12V의 소자 전압 하에서의 전자 방출은 평균적으로 0.2 μA이며, 0.05%의 전자 방출 효율이 얻어진다. 소자들 사이의 I<sub>e</sub>의 불균일성은 6%이다.

#### [실시예 3]

수성 수지 용액 및 유기 금속 화합물 용액에 따른 액적들이 실시예 2에서와 같이 침착되며, 전자 방출 소자 3.1 내지 3.4가 제조된다. 표 1은 막 두께 및 그 분포에 대한 평가 결과를 도시한다. 평가 방법은 실시예 1과 동일한다.

#### [비교 실시예 1]

석영 유기 기판이 절연 기판으로서 사용되며, 유기 용매를 사용하여 상기 기판을 세정한 다음, 옅은 프린팅에 의하여 Au 소자 전극들이 상기 기판 상에 형성된다. 소자 전극 간격, 폭 및 그 두께는 실시예 1에 설명된 소자와 동일한다.

디메틸설포사이드의 40% 중량비인 수용액이 마련되며, 팔라듐이 0.4% 중량비가 되도록 상기 수용액에 팔라듐 아세테이트가 부가되며, 이에 따라 암적색 용액이 얻어진다. 이러한 용액의 일부가 격리 용기에 넣어져, 적갈색 페이스트를 얻도록 상기 용매를 증발시킨다.

상기 암적색 용액은 상부에 전극들이 형성되는 석영판 상에 버블 젯형 잉크 젯 장치에 의하여 침착되는데, 이는 전극 상

[illegible][illegible][illegible]

예전처럼 용액이 충전된 후, 2분 동안 80°C에서 건조되는 방식으로 해동한다. 다음으로, 적도성 박막(4)이 350°C에서 12시간 동안 베이킹함으로써 불화합물을 다수의 소자를 함유, 액체를 제거시킬 때, 불화 소자들의 전는 안으로 액체를 미를 제거하는 용액이 불화합물, 5~10배 정도 후의 전기 전도율을 증가시킬 수 있음을 확인하였다. 그 결과가 다음과 같다.

각 소자에 선정된 전압이 인가되며, 단자 HV를 통하여 메탈 백에 고전압이 인가됨으로써, 임의의 화상 패턴을 표시하는 것이 가능해진다.

#### [실시예 5]

제1a 및 1b도에 도시된 전자 방출 소자의 전도성 박막의 유형이 본 실시예의 전도성 박막으로서 제조된다. 본 실시예의 전도성 박막을 제조하는 방법을 제1a도와 1b도 및 제3a도 내지 3e도를 참조하여 설명할 것이다. 제1a도와 1b도 및 제3a도 내지 3e도의 참조 번호들은 상술한 바와 같다.

(1) 석영 기판이 절연 기판(1)으로서 사용되며, 유기 용매에 의하여 상기 기판을 세정한 후, 상기 기판(1) 상에 Au 소자 전극(2 및 3)들이 형성된다(제3a도). 소자 전극 간격 L은  $2\mu\text{m}$ 로 설정되며, 소자 전극 폭 W는  $500\mu\text{m}$ 로 설정되고, 또 그 두께 d는  $1000\text{\AA}$ 로 설정된다(제3a도).

다음으로, 피에조 젯 방법, 즉 2% 중량비의 팔라듐 아세테이트 용액이 사용되고 또 피에조 젯형 분사 장치의 제1유리 노즐(31)로부터 분사됨으로써 액적이 전극(2 및 3) 사이의 기판 상에와 또 전극 상의 소정 부분에 침착된다(제3b도). 이렇게 처리한 후, 포름산이 환원 분해제로서 사용되며, 피에조 젯형 분사 장치의 제2유리 노즐(33)로부터 분사된다(제3c도).

(2) 다음으로, 상기 기판은 저온( $100^\circ\text{C}$  또는 그 이하의 온도)으로 가열 처리되며, 금속 미립자로 구성된 박막 및 저온 휘발성 물질이 생성된다. 후속적으로 상기 기판은 휘발 처리에 의해 저온 휘발성 물질을 제거하도록 20분 동안  $200^\circ\text{C}$ 로 공기 중에서 가열되고, 금속 산화물 미립자로 구성된 전도성 박막을 형성하도록 10분 동안  $300^\circ\text{C}$ 에서 더 가열됨으로써 이에 따라 전도성 박막(4)을 얻게 된다(제3d도). 첨언하면, 금속 미립자 및 저온 휘발성 물질로 구성된 박막에 관하여 상술되었는데, 이는 금속 및 유기 성분들이 팔라듐 아세테이트 내에서 격리된다고 추측되기 때문이다. 형성된 전도성 박막 내의 Pd의 양이 플라즈마 방출 분광계에 의해 측정된 경우, Pd는  $17.0\mu\text{g}/\text{cm}^2$ 이다.

표 2는 막 두께에 대한 평가 결과를 도시한다. 막 두께에 대한 평가는 다른 실시예에서와 같은 방식으로 행해진다. 첨언하면, 막 두께의 불균일성은 소자들 사이의 불균일성을 나타낸다.

#### [비교 실시예 2]

500개의 전자 방출 소자들이 어떠한 분해제(포름산)도 분사되지 않는다는 점을 제외하고는 실시예 5와 동일한 방식으로 처리되고, 또 팔라듐 아세테이트(2% 중량비 용액)에 대해 직접적으로 가열 처리(배이킹)가 행해짐으로써 제조된다.

본 비교 실시예에 의하여 얻어진 전도성 박막 내의 팔라듐 양이 플라즈마 방출 분광계로 측정된 경우, Pd는  $16.0\mu\text{g}/\text{cm}^2$ 이다. 막 두께에 대한 평가 결과가 다음의 표 2에 도시된다.

#### [실시예 6]

금속 질화물 미립자 및 저휘발성 물질로 구성된 전도성 박막은 질산이 산 분해제로서 사용된다는 점을 제외하고는 실시예 5와 동일한 방식으로 생성되며, 또 실시예 5와 동일한 방식으로 가열 처리함으로써 전도성 박막이 얻어진다.

형성된 전도성 박막의 Pd의 양이 플라즈마 방출 분광계에 의해 측정된 경우, Pd는  $17.0\mu\text{g}/\text{cm}^2$ 이다. 막 두께의 평가 결과는 다음의 표 2에 도시된다.

#### [실시예 7]

금속 수산화물 미립자 및 저휘발성 물질로 구성된 박막은 팔라듐 질화물의 2% 중량비 용액이 전도성 박막 형성 물질로서 사용되며 또 1% 수성 암모니아가 가수 분해용 분해제로서 사용되는 점을 제외하고는 실시예 5와 동일한 방식으로 생성되며, 또 전도성 박막이 실시예 5와 동일한 방식으로 가열 처리됨으로써 얻어진다.

형성된 전도성 박막 내의 Pd의 양이 플라즈마 방출 분광계에 의해 측정된 경우, Pd는  $16.8\mu\text{g}/\text{cm}^2$ 이다. 막 두께에 대한 평

가 결과는 다음의 표 2에 도시된다.

[실시예 8]

금속 산화물 미립자 및 저휘발성 물질로 구성된 금속 수산화물 또는 박막은 피에조 젯 방법 대신에 버블 젯 방법이 사용되고 또 다공성 알루미늄 산화물인 부유 미립자의 수용액이 촉매 분해제로서 사용된다는 점을 제외하고는 실시예 5와 동일한 방식으로 생성되며, 또 전도성 박막이 실시예 5와 동일한 방식으로 가열 처리함으로써 얻어진다.

형성된 전도성 박막의 Pd의 양이 플라즈마 방출 분광계에 의해 측정된 경우, Pd는  $16.7\mu\text{g}/\text{cm}^2$ 이다. 막 두께에 대한 평가 결과는 다음의 표 2에 도시된다.

[실시예 9]

전도성 박막 형성 물질 및 분해제가 비스옥살라토파랄라드 산(bisoxalatopallad acid)의 2% 중량비 수용액이 전도성 박막 형성 물질로서 사용되며 또 옥살산의 1% 중량비 수용액이 수성 분해제로서 사용된다는 점을 제외하고는 실시예 5와 동일한 방식으로 기판(1) 상에 침착되며, 그 다음으로 금속 수산화물 미립자 및 저휘발성 물질로 구성된 박막이 분해물을 환원시키고 또 자외선 램프로부터의 방사에 의한 광 분해에 의하여 생성된다. 후속적으로, 전도성 박막이 실시예 1과 동일한 방식으로 가열 처리함으로써 얻어진다.

형성된 전도성 박막 내의 Pd 양이 플라즈마 방출 분광계에 의해 측정된 경우, Pd는  $16.9\mu\text{g}/\text{cm}^2$ 이다. 막 두께에 대한 평가 결과는 다음의 표 2에 표시된다.

[표 2]

	Pd의 양	막 두께	막 두께의 불균일성
실시예 5	$17.0 \mu\text{g}/\text{cm}^2$	105 Å	9 %
실시예 6	$17.0 \mu\text{g}/\text{cm}^2$	105 Å	9 %
실시예 7	$16.8 \mu\text{g}/\text{cm}^2$	104 Å	9 %
실시예 8	$16.7 \mu\text{g}/\text{cm}^2$	103 Å	9 %
실시예 9	$16.9 \mu\text{g}/\text{cm}^2$	104 Å	9 %
비교 실시예 2	$16.0 \mu\text{g}/\text{cm}^2$	100 Å	20 %

표 2는 실시예 5 내지 실시예 9 및 비교 실시예 2의 막 두께 및 분포를 도시한다. 이 때, 상기 실시예 및 비교 실시예로부터 알 수 있는 바와 같이, 차이가 거의 없이 동일하다. 다른 한편으로, 막 두께의 불균일성, 즉, 소자 간 분포에서는 차이가 있다.

이는 상기 실시예들의 경우 건조 및 베이킹 동안에서조차도 휘발에 기인하여 유기 금속 화합물의 양이 약간 감소하게 되는데, 이는 유기 금속 화합물 액적이 침착된 바로 직후에 분해제가 침착되기 때문이다. 다른 한편으로, 비교 실시예 2인 경우, 베이킹 처리 동안 용적 손실이 발생하는 것으로 생각될 수 있다. 표 1의 분포 등의 차이는 주로 전극 제조 방법으로부터 기인된 것으로 생각되어진다.

[실시예 10]

제1a 및 1b도에 도시된 바와 같은 전자 방출 소자들이 본 발명의 전자 방출 소자로서 제조된다. 다음은 제1a, 1b도 및 제3a 내지 3e도를 참조한 본 발명의 전자 방출 소자에 대한 설명이다. 제1a 및 1b도의 참조 번호들은 상기 참조 번호와 동일하다.

소자 전극(2 및 3)들은 실시예 5와 동일한 방식으로 절연 기판(1) 상에 형성되며, 그 다음으로 전도성 박막(4)이 실시예 5와 같이 팔라듐 아세테이트 용액 및 포름산을 사용하여, 팔라듐 산화물의 미립자(평균 입자 직경 : 58 Å)로 형성된다. 막이 팔라듐 산화물로 형성된다는 사실은 X 레이 분석을 사용하여 확인된다. 이 때, 전도성 박막(4)은 폭  $W$ 가 300  $\mu$ m이며, 소자 전극(2 및 3) 사이의 거의 중앙에 놓이게 된다.

다음으로, 제3e도에 도시된 바와 같이, 전자 방출 영역(5)은 소자 전극(2 및 3)사이에 전압을 인가함으로써 제조되며, 이에 따라 전도성 박막(4)에 대해 전류 전도 처리를 행하게 된다. 통전 포밍용 전압 파형이 제4a도에 도시된다.

제4a 및 4b도에서, T1 및 T2는 각각 전압 파형의 펄스 폭 및 펄스 간격을 나타내는데, 본 실시예에서 T1은 1ms로 설정되며, T2는 10ms로 설정되고, 삼각 파형의 피크값(포밍을 행할 때의 피크 전압)은 5V로 설정되며, 또 통전 포밍 처리는 60초 동안 약  $1 \times 10$  토르인 진공 분위기에서 행해진다.

또한,  $3 \times 10$  토르에서 아세톤이 진공 장치에 유입되며, 포밍시와 동일한 펄스 전압이 20분 동안 인가됨으로써, 활성화 처리가 행해지게 된다. 후속적으로, 상기 장치가 진공화되며, 또 가열 베이킹이 10시간 동안 200°C에서 행해진다.

500개의 상기와 같은 소자들이 상기 처리에 의하여 제조되며, 그 전자 방출 특성이 측정된다. 제5도는 측정/평가 장치의 개략적인 구성을 도시한다. 제5도의 참조 번호들은 상술된 참조 번호와 동일하다. 본 실시예를 사용하는 경우, 양극 전극 및 전자 방출 소자 사이의 거리는 4 mm로 설정되며, 양극 전극의 전위는 1 kV로 설정되고, 또 전자 방출 특성 측정시 진공 장치 내의 진공도는  $1 \times 10$  토르로 설정된다.

상기와 같은 측정/평가 장치를 사용하면, 상술된 전자 방출 소자의 전극(2 및 3) 사이에 소자 전압이 인가되며, 또 이 때 흐르는 소자 전류  $I_f$ 와 방출 전류  $I_e$ 가 측정되는데, 그 결과인 전류-전압 특성이 제6도에 도시된다. 이러한 실시예에서 얻어진 소자를 사용하면, 방출 전류  $I_e$ 는 8V의 소자 전압 주변에서 갑자기 증가하며, 또 14V의 소자 전압에서 소자 전류  $I_f$ 는 2.2mA가 되고, 또 방출 전류  $I_e$ 는 1.1 $\mu$ A가 되며, 또 0.05%의 전자 방출 효율( $\eta = I_e/I_f(\%)$ )이 얻어진다.

#### [실시예 11]

본 실시예의 경우, 본 발명의 화상 생성 장치를 이제 제16 및 17도를 참조하여 설명할 것이다.

전자원의 일부분이 제16도에 평면 사시도 형태로 도시되며, 제16도의 라인 17-17'을 따른 단면도가 제17도에 도시된다. 제16 및 17도의 동일 참조 번호를 갖는 부재들은 동일 부재를 나타낸다. 이 경우, 참조 번호(71)는 절연 기판을 나타내며, 참조 번호(72)는 제7도의  $D_{xm}$ (역시 하부 배선으로 참조된다)에 대응하는 X 방향 배선을 나타내며, 참조 번호(73)는 제7도의  $D_{yn}$ (역시 상부 배선으로 참조된다)에 대응하는 Y 방향 배선을 나타내고, 참조 번호(4)는 전도성 박막을 나타내며, 참조 번호(2 및 3)는 소자 전극을 나타내고, 참조 번호(171)는 중간 절연층을 나타내며, 또 참조 번호(172)는 소자 전극(2)과 하부 배선(72) 사이의 전기 접속용 콘택 홀을 나타낸다.

#### [단계 a]

세정된 소다 석회 유리판 상에 스퍼터링함으로써 0.5 $\mu$ m 두께로 실리콘 산화막을 형성함으로써 형성된 기판(71)에 50 Å 두께의 Cr 및 600 Å 두께의 Au의 층이 순차적으로 형성되는 때, 상기 층들에는 진공 증발이 행해진 다음, 스피너(spinner)에 의하여 포토레지스트(AZ1370, Hoechst AG에 의해 제조됨)가 도포되어 베이킹되고, 포토마스크 이미지에 노출된 다음 현상됨으로써, 하부 배선(72)의 레지스트 패턴이 형성되며, 이와 같이 처리한 다음에 Au/Cr의 층막이 습식 에치 처리됨으로써, 소망 하부 배선(72)이 형성된다.

#### [단계 b]

다음으로, 1.0 $\mu$  m의 실리콘 산화막으로 구성된 층간 절연층(171)이 RF 스퍼터링에 의해 침착된다.

[단계 c]

포토리지스트 패턴이 단계 b에서 침착된 실리콘 산화막 내에 콘택 홀(172)을 형성하기 위하여 형성되는데, 이는 마스크되어 콘택 홀(172)을 형성하도록 층간 절연층(171)이 에칭된다. 상기 에칭은 CF 및 H 가스를 사용하는 RIE(반응성 이온 에칭) 방법에 따라 행해진다.

[단계 d]

이 다음으로, 전자 방출 소자 전극(2 및 3) 사이의 소자 간 전극 겹 L01 되는 패턴이 포토레지스트(RD-2000N-41, Hitachi Chemical Co., Ltd.에 의해 제조됨)를 사용하여 형성되며, 또 50Å 두께의 Ti와 1000Å 두께의 Ni들이 진공 증발에 의하여 침착된다. 포토레지스트 패턴은 유기 용매로 용해되며, Ni/Ti 침착막이 리프팅 오프됨으로써, 3 $\mu$  m의 소자 전극 간격을 갖는 소자 전극(2 및 3)과 300 $\mu$  m 폭을 갖는 소자 전극이 형성된다.

[단계 e]

소자 전극(2 및 3) 상에 상부 배선(73)용 포토레지스트 패턴을 형성한 후, 50Å 두께의 Ti 및 5000Å 두께의 Au들이 진공 증발에 의하여 침착되며, 불필요한 부분들이 리프팅 오프에 의하여 제거됨으로써, 소망 형태의 상부 배선(73)을 형성하게 된다.

[단계 f]

다음으로, 실시예 10과 동일한 방식으로, 유기 금속 화합물(팔라듐 아세테이트)용액 및 포름산이 액적으로서 침착되며, 이에 대해 가열 처리 공정이 행해짐으로써, 실시예 10과 동일한 방식으로 전도성 박막이 얻어지게 된다.

[단계 g]

콘택 홀(172) 부분을 제외한 부분 상에 레지스트가 피복되도록 패턴이 형성되며, 이 다음으로 50Å 두께의 Ti와 5000Å 두께의 Au들이 진공 증발에 의하여 순차적으로 침착된다. 불필요한 부분들이 제거됨으로써, 콘택 홀(172)을 구현하게 된다.

상술된 단계에 따라서, 하부 배선(72), 층간 절연층(171), 상부 배선(73), 소자 전극(2 및 3), 전도성 박막(4) 등이 접연 기관(71) 상에 형성된다.

다음으로, 표시 패널이 상술한 바와 같이 제조된 전자원을 사용하여 구성된다. 본 발명에 따른 화상 생성 장치의 표시 패널 제조 방법을 이제 제8, 9a 및 9b도를 참조하여 설명할 것이다. 상기 도면을 가운데 임의의 도면에서의 참조 번호들은 상술된 바와 동일하다.

배면판(81) 상에 기관(71)을 고정시킨 다음, 상기 기관 상에 많은 평면형 전자 방출 소자들이 상술한 바와 같이 배열되며, [유리 기관(83)의 내부측 상에 형성된 형광 스크린(84) 및 메탈 백(85)로 구성된] 면판(86)이 사이에 놓인 프레임(82)을 사용하여 기관(71)의 상부 5mm 높이로 놓이는데, 면판(86), 배면판(81) 및 프레임(82)의 접속 부분들은 프리트 유리로 피복된 다음 대기 분위기에서 10분 이상 400°C로 베이킹됨으로써, 조립체를 밀봉하게 된다(제8도). 배면판(81)을 기관(71)에 고정시키는 것도 역시 프리트 유리를 사용하여 행해진다. 제8도에서, 참조 번호(74)는 전자 방출 영역에 해당하며, 참조 번호(72 및 73)는 각각 X 방향 배선 및 Y 방향 배선을 나타낸다.

형광 스크린(84)은 흑백용만으로 사용되는 경우에는 단일 형광 물질만으로 구성되나, 본 실시예의 경우에는 스트라이프형 형광 물질이 사용되는데, 이러한 경우 흑색 스트라이프가 먼저 형성되고, 상기 흑색 스트라이프들 사이의 간격에 각각의 형광 물질들이 피복됨으로써, 형광 스크린(84)이 형성되게 된다. 흑색 스트라이프를 포함하는 물질로서는, 탄소를 주성분으로 갖는 흔히 사용되는 물질이 사용되며, 상기 형광 물질을 유리 기관(83)에 피복시키는데 솔러리 방법이 사용된다.



메탈 백(85)은 형광 스크린(84)의 내부측에 항상 구비된다. 메탈 백은 형광막의 내부 표면의 그레듀에이션 처리 [graduation process, 일반적으로 필름(filming)으로 언급된다]에 의하여 형광막을 제조한 후에 제조되는데, 이 다음으로 진공 증발 등을 사용하여 시를 침착시킴으로써 침착이 행해진다.

면판(86)에 관하여, 투명 전극(도시하지 않음)이 형광막(84)의 전도도를 더 증가시키기 위하여 형광막(84)의 외부측에 구비될 수 있으나, 본 실시예의 메탈 백을 사용하면 충분한 전도도를 얻을 수 있으므로, 이는 생략된다.

상기 밀봉을 행하는 때, 배치 처리가 충분히 행해지는데, 이는 각각의 형광 물질들이 칼라인 경우 전자 방출 소자에 대응하여야만 하기 때문이다.

유리 용기[밀봉부(envelope)] 내의 대기는 배기 튜브(도시되지 않음)에 의하여 충분한 진공이 되도록 배기되며, 또 밀봉된다. 후속적으로, 외부 단자 Dox1 내지 Doxm 및 Doy1 내지 DoyN를 통하여 전자 방출 소자(74)의 전극(2 및 3) 사이에 전압이 인가되며, 전도성 박막(4)에 대해 전류 전도 처리(포밍 처리)를 행함으로써 전자 방출 영역(5)이 제조된다. 포밍 처리에 사용되는 전압 파형이 제4a도에 도시된다.

제4a 및 4b도에서, T1 및 T2는 각각 전압 파형의 펄스 폭 및 펄스 간격을 나타내는데, 본 실시예에서 T1은 1ms로 설정되며, T2는 10ms로 설정되고, 삼각 파형의 피크값(포밍을 행할 때의 피크 전압)은 5V로 설정되며, 또 통전 포밍 처리는 60 초동안 약  $1 \times 10$  토르의 진공 분위기에서 행해진다.

또한, 10 토르에서 아세톤이 진공 장치로 유입되며, 포밍과 동일한 펄스 전압이 15분 동안 인가됨으로써, 활성화 처리가 행해진다. 후속적으로, 장치는 충분한 진공 상태로 배기되며, 또 가열 베이킹이 5시간 동안 200°C에서 행해진다.

그 다음으로, 도시되지 않은 진공 튜브가 가스 버너에 의해 용접됨으로써, 밀봉부가 만들어진다.

마지막으로, 밀봉에 따라 형성된 밀봉부의 진공 상태를 유지하기 위하여 게터처리가 행해진다. 이는 고주파수 가열 방법을 사용하여 표시 패널의 소정된 위치(도시되지 않음)에 위치한 게터를 가열시킴으로써 행해지는데, 이에 따라 진공 증발막을 형성하게 되며, 상기 처리는 밀봉을 행하기 전에 행해진다. 사용된 게터의 주성분은 Ba이다.

화상 생성 장치는 상기와 같이 완성된 화상 표시 장치(구동 회로는 도시되지 않음)를 사용하여 형성되는데, 이 때 외부 단자 Dox1 내지 Doxm 및 Doy1 내지 DoyN를 통하여 도시되지 않은 신호 생성 수단에 의해 각각의 전자 방출 소자에 주사 신호 및 변조 신호를 인가함으로써 전자 방출 야기되며, 또 고전압 단자 Hv를 통하여 메탈백(85)에 5kV 이상의 고전압을 인가함으로써 전자 빔이 가속됨으로써, 휘도 방출을 야기하는 형광막(84)을 활성화시키도록 전자 빔이 형광막(84)과 충돌하게 되며, 결과적으로 화상이 표시되게 된다.

## [비교 실시예 2]

화상 생성 장치는 분해제인 포름산의 어떠한 침착도 단계 (f)에서 행해지지 않는다는 점을 제외하고는 실시예 1과 동일한 방식으로 형성된다. 다음으로, 실시예 11 및 비교 실시예 2의 밝기 및 밝기 분포가 측정된다. 밝기에 대한 측정은 자주 사용되는 CCD 포토-리셉터(photo-receptor)를 사용하여 화상 생성 장치의 휘도 방출을 도트 시퀀스(dot sequence)로 만듦으로써 행해진다. 실시예 11에서, 평균 밝기는 70 fL이며, 밝기 분포는 8%이다. 다른 한편으로, 비교 실시예 2인 경우는 평균 밝기는 60 fL이고, 밝기 분포는 25%이다.

위에서 알 수 있는 바와 같이, 전도성 박막(4)의 유기 금속 화합물 물질의 침착 후에 즉시 분해제 액적을 침착시키는 것은 화상 생성 장치의 화상 내의 밝기의 개선뿐만 아니라, 평균 밝기도 개선시키는 결과를 가져오는데; 즉, 전도성 박막(4)의 유기 금속 화합물 물질의 침착 후 즉시 분해제의 액적을 침착시키는 본 실시예에 따른 경우, 유기 금속 화합물의 액적을 건조시키기 위한 소정 시간은 유기 금속 화합물의 구성 성분에 따라 적절히 설정될 수 있다는 것을 추론할 수 있다. 이 경우 상기 건조 시간은 유기 금속 화합물이 건조되는 동안 유기 금속 화합물이 침착되는 시간부터 분해제의 후속 침착까지의 시간량이다. 상기와 같이 함으로써, 유기 금속 화합물의 부분 결정화 또는 분포가 억제되며, 이에 따라 밝기 및 그 분포가 개선되게 된다. 다른 한편으로 유기 금속 화합물의 침착 후 후속 베이킹 처리까지의 시간이 소자마다 다른 비교

실시예에서는, 유기 금속 화합물의 부분 결정화 또는 분포가 발생되며, 이는 밝기 및 그 분포에 반영된다고 추론할 수 있다.

#### [실시예 12]

화상 생성 장치가 단계 (d) 및 단계 (f)를 제외하고는 실시예 11과 동일한 방식으로 형성된다. 프린팅 페이스트는 실시예 1과 동일한 방식으로 소자 전극에 프린팅된다. 또한, 단계 (f)에서는 수성 수지인 폴리비닐 알콜의 수용액이 유기 금속 화합물 용액의 침착 및 포름산의 침착 전에 침착된다. 다음으로, 밝기 및 그 밝기 분포가 실시예 11 및 비교 실시예 2와 동일한 방식으로 측정된다. 본 실시예에서, 평균 밝기는 68fL이며, 밝기 분포는 9%이다. 그 분포가 표 1에 표시된 막 두께 분포보다 크게 작은 이유는 다음과 같다: 본 발명의 전자 방출 소자의 제조 방법에서는 막 두께 분포 또는 막 두께를 해결하는 처리들이 소자 특성 분포 등에 직접적으로 반영되지 않기 때문이다.

상술된 바로부터 알 수 있는 바와 같이, 대응 방식으로 기관 상에 형성된 한쌍의 전극을 제조하는 방법에 대하여, 수성 수지 수용액을 침착시킴으로써 사전에 소자 전극의 다공성 구멍을 채운 후, 전도성 박막 형성 물질의 침착 및 분해제의 침착을 행하는 처리가 행해진 결과는 소자 전극들이 프린팅 페이스트를 사용하는 옴셋 프린팅 또는 스크린 프린팅에 의해 형성되었는가에 관계없이 화상 생성 장치의 화상 내의 밝기 분포의 개선 뿐만 아니라 평균 밝기의 개선도 가져온다.

#### [발명의 효과]

공지된 전자원 및 화상 생성 장치, 특히 대면적용 상기 전자원 및 장치의 전자 방출 소자의 제조 공정에서는 전도성 박막 형성 물질의 막 두께의 불균일성, 및 전자 방출 특성의 불균일성 및 화상 생성 장치의 밝기의 불균일성과 같은 문제점들이 있다; 이러한 문제점들의 원인을 다음과 같다:

(1) 베이킹 처리에 앞서 전도성 박막 형성 물질에 대한 건조 처리로 시작하는 공정에서의 전도성 박막 형성 물질의 비균일한 결정의 형성, 및 전도성 박막 형성 물질이 전도성을 갖도록 하기 위해 요구되는 전도성 박막 형성 물질에 대한 열 분해를 행하기 위한 베이킹 처리시의 전도성 박막 형성 물질의 증발 또는 승화.

(2) 기관 상에 전도성 박막 형성 물질을 침착시키는 공정시 전도성 박막 형성 물질의 액적 형태에서의 불균일성이 발생한 경우로 기관 표면의 표면 에너지가 제어되지 않는다.

(3) 대응 방식으로 기관 상에 형성된 한쌍의 전극을 제조하는 방법에 있어서, 소자 전극은 프린팅 페이스트를 사용하는 옴셋 프린팅 또는 스크린 프린팅에 의해 형성된 소자 전극에 기인하여 사이에 많은 다공성 구멍을 갖는다; 따라서 전도성 박막 형성 물질을 흡수하게 되어 결과적으로 전도성 박막 형성 물질의 용적이 손실된다.

기관 및/또는 소자 전극의 일부 또는 전체에 대한 전도성 박막 형성 물질, 전도성 박막 형성 물질용 분해제 및/또는 수성 수지의 침착이 행해지는 본 발명의 전자 방출 소자를 제조하는 방법에 따르면: 상술된 이유 (1)은 기관에 대해 전도성 박막 형성 물질을 침착시킴으로써 해결되며, 상술된 이유 (2) 및 (3)은 기관 표면의 표면 에너지를 제어하는 기관에 도포된 수성 수지에 의하여 해결된다; 즉, 액적이 침착되는 영역이 기관에 도포된 수성 수지에 의해 제한된다; 또 상술된 이유 (3)은 수성 수지를 소자 전극의 일부분 또는 모든 부분에 침착시킴으로써 해결되는데, 이에 따라 프린팅 페이스트를 사용하는 옴셋 프린팅 또는 스크린 프린팅에 의한 형성에 기인하여 사이에 형성된 많은 다공성 구멍들을 채우게 된다. 결과적으로, 전도성 박막 형성 물질의 막 두께의 불균일성, 또 전자 방출 특성의 불균일성, 및 화상 생성 장치에서의 밝기의 불균일성과 같은 공지된, 특히 대면적용 전자 소스 및 화상 생성 장치용 전자 방출 소자 제조 공정에서의 문제점들이 해결되며, 또 포토-리소그래피 기법을 사용하지 않으면서 양호한 특성을 갖는 대면적용 전자원 및 화상 생성 장치가 제공된다.

#### (57) 청구의 범위

청구항 1. 전자 방출 영역이 형성되는 전도성 박막을 갖는 전자 방출 소자의 제조 방법에 있어서, 상기 전자 방출 영

- 역을 형성하는 형성 단계를 금속 화합물 함유 물질 및 막 두께 제어제를 기판에 도포하는 단계를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 2. 제1항에 있어서, 상기 기판에 대한 도포 단계는 잉크-젯 방식에 의해 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 3. 제2항에 있어서, 잉크-젯 방식에 의해 행해지는 상기 기판에 대한 도포 단계는 다수의 잉크 젯 노즐을 사용하여 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 4. 제3항에 있어서, 상기 기판에 대한 도포 단계는 각각의 잉크-젯 노즐로부터 상기 금속 화합물 함유 물질 및 상기 막 두께 제어제를 분사시킴으로써 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 5. 제1항 내지 제4항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베어링(backing)되는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 6. 제1항 내지 제4항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베어링되며, 또 상기 베어링에 의해 형성된 전도성 박막에 전자 방출 영역이 형성되는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 7. 제1항에 있어서, 상기 막 두께 제어제는 상기 금속 화합물 함유 물질을 분해하기 위한 분해제인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 8. 제7항에 있어서, 상기 기판에 대한 도포 단계는 상기 금속 화합물 함유 물질이 도포된 다음, 후속하여 상기 분해제가 도포되는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 9. 제7항에 있어서, 상기 기판에 대한 도포 단계는 잉크-젯 방식에 의해 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 10. 제9항에 있어서, 잉크-젯 방식에 의해 행해지는 상기 기판에 대한 도포 단계는 다수의 잉크-젯 노즐들을 사용하여 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 11. 제10항에 있어서, 상기 기판에 대한 도포 단계는 각각의 잉크-젯 노즐로부터 상기 금속 화합물 함유 물질 및 상기 막 두께 제어제를 분사시킴으로써 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 12. 제11항에 있어서, 상기 기판에 대한 도포 단계는 상기 금속 화합물 함유 물질이 도포된 다음, 후속하여 상기 분해제가 도포되는 단계를 포함하는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 13. 제7항 내지 제12항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베어링되는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 공구항 14. 제7항 내지 제12항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베어링되며, 상기 베어링에 의해 형성된 전도성 박막에 전자 방출 영역이 형성되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

- 청구항 15. 제7항에 있어서, 상기 분해제는 환원 분해제, 가수 분해용 분해제(hydrolytic decomposer), 촉매 분해제 및 산 분해제 중에서 선택된 최소한 한 종류의 분해제인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 16. 제15항에 있어서, 상기 환원 분해제는 포름산, 알데히드(aldehydes), 및 하이드라진(hydrazine) 중에서 선택된 최소한 한 종류인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 17. 제15항에 있어서, 상기 촉매 분해제는 다공성 알루미늄 산화물인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 18. 제1항에 있어서, 상기 막 두께 제어제는 수성 수지 함유 수용액인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 19. 제18항에 있어서, 상기 기판에 대한 상기 도포 단계는 상기 수성 수지를 함유하는 수용액이 도포된 다음, 후속하여 상기 금속 화합물 함유 물질이 도포되는 단계인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 20. 제18항에 있어서, 상기 기판에 대한 상기 도포 단계는 잉크-젯 방식에 의해 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 21. 제20항에 있어서, 잉크-젯 방식에 의해 행해지는 상기 기판에 대한 도포 단계는 다수의 잉크 젯 노즐을 사용하여 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 22. 제21항에 있어서, 상기 기판에 대한 도포 단계는 각각의 잉크 젯 노즐들로부터 상기 금속 화합물 함유 물질 및 상기 수성 수지를 함유하는 수용액을 분사시킴으로써 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 23. 제22항에 있어서, 상기 기판에 대한 상기 도포 단계는 상기 수성 수지를 함유하는 수용액이 도포된 다음, 후속하여 상기 금속 화합물 함유 물질이 도포되는 단계인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 24. 제18항 내지 제23항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베이킹되는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 25. 제18항 내지 제23항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 후속하여 베이킹되며, 상기 베이킹에 의해 형성된 전도성 박막에 전자 방출 영역이 형성되는 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 26. 제18항에 있어서, 상기 수성 수지는 마크릴산 유도체 수지(acrylic acid derivative resin)인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 27. 제18항에 있어서, 상기 수성 수지는 알콜산(alcohol acid) 유도체 수지인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 28. 제18항에 있어서, 상기 수성 수지는 셀룰로오즈산(cellulose acid) 유도체 수지인 것을 특징으로 하는 전자 방출 소자 제조 방법.
- 청구항 29. 제18항에 있어서, 상기 수성 수지는 덱스트린(dextrin)인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 30. 제1항에 있어서, 상기 막 두께 제어제는 상기 금속 화합물 함유 물질 및 수성 수지의 수용액을 분해하기 위한 분해제인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 31. 제30항에 있어서, 상기 기판에 대한 도포 단계는, 상기 수성 수지의 수용액의 도포, 상기 금속 화합물 함유 물질의 도포 및 상기 분해제의 도포 순으로 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 32. 제30항에 있어서, 상기 기판에 대한 도포 단계는 잉크-젯 방식에 의해 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 33. 제32항에 있어서, 잉크-젯 방식에 의해 행해진 상기 기판에 대한 도포 단계는 다수의 잉크 젯 노즐을 사용하여 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 34. 제33항에 있어서, 상기 기판에 대한 도포 단계는 각각의 잉크-젯 노즐들로부터 상기 수성 수지 함유 수용액, 상기 금속 화합물 함유 물질 및 상기 분해제를 분사시킴으로써 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 35. 제34항에 있어서, 상기 기판에 대한 도포 단계는, 상기 수성 수지 함유 수용액의 도포, 상기 금속 화합물 함유 물질의 도포 및 상기 분해제의 도포 순으로 행해지는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 36. 제30항 내지 제35항 중 어느 한 항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베이킹되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 37. 제30항 내지 제35항 중 어느 한 항에 있어서, 상기 기판에 대해 도포된 상기 금속 화합물 함유 물질은 차후에 베이킹되며, 상기 베이킹에 의해 형성된 전도성 박막에 전자 방출 영역이 형성되는 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 38. 제30항에 있어서, 상기 분해제는 환원 분해제, 가수 분해용 분해제(hydrolytic decomposer), 촉매 분해제 및 산 분해제 중에서 선택된 최소한 한 종류의 분해제인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 39. 제38항에 있어서, 상기 환원 분해제는 포름산, 알데하이드(aldehydes), 및 하이드라진(hydrazine) 중에서 선택된 최소한 한 종류인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 40. 제38항에 있어서, 상기 촉매 분해제는 다공성 알루미늄 산화물인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 41. 제30항에 있어서, 상기 수성 수지는 아크릴산 유도체 수지(acrylic acid derivative resin)인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 42. 제30항에 있어서, 상기 수성 수지는 알콜산 유도체 수지인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 43. 제30항에 있어서, 상기 수성 수지는 셀룰로우스산(cellulose acid) 유도체 수지인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 44. 제30항에 있어서, 상기 수성 수지는 덩스트린인 것을 특징으로 하는 전자 방출 소자 제조 방법.

청구항 45. 기판 및 상기 기판 상에 배열된 다수의 전자 방출 소자를 포함하는 전자원을 제조하는 방법에 있어서, 상기 전자 방출 소자는 제1항 내지 제4항, 제7항 내지 제12항, 제15항 내지 제23항, 제26항 내지 제35항, 제38항 내지 제44항 중 어느 한 항에 따라 제조되는 것을 특징으로 하는 전자원 제조 방법.

청구항 46. 제45항에 있어서, 상기 기판에 도포되는 상기 금속 화합물 함유 물질은 차후에 베이킹(baking)되는 것을 특징으로 하는 전자원 제조 방법.

청구항 47. 제45항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베이킹되며, 상기 베이킹에 의해 형성된 전도성 박막에 전자 방출 영역이 형성되는 것을 특징으로 하는 전자원 제조 방법.

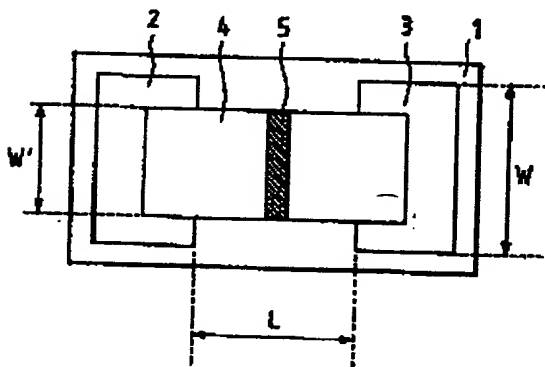
청구항 48. 기판과, 상기 기판 상에 배열된 다수의 전자 방출 소자들로 구성된 전자원과, 화상 생성 부재를 포함하는 화상 생성 장치를 제조하는 방법에 있어서, 상기 전자 방출 소자들은 제1항 내지 제4항, 제7항 내지 제12항, 제15항 내지 제23항, 제26항 내지 제35항, 제38항 내지 제44항 중 어느 한 항에 따라 제조되는 것을 특징으로 하는 화상 생성 장치 제조 방법.

청구항 49. 제48항에 있어서, 상기 기판에 도포되는 상기 금속 화합물 함유 물질은 차후에 베이킹(baking)되는 것을 특징으로 하는 화상 생성 장치 제조 방법.

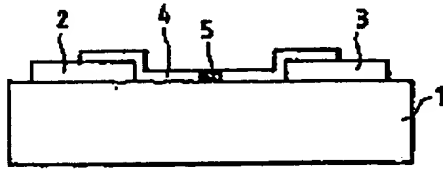
청구항 50. 제48항에 있어서, 상기 기판에 도포된 상기 금속 화합물 함유 물질은 차후에 베이킹되며, 상기 베이킹에 의해 형성된 전도성 박막에 전자 방출 영역이 형성되는 것을 특징으로 하는 화상 생성 장치 제조 방법.

도면

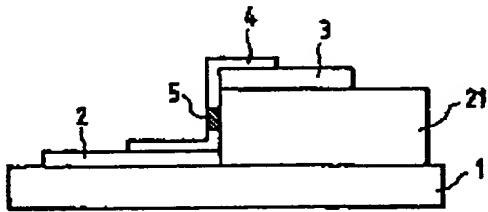
도면 1a



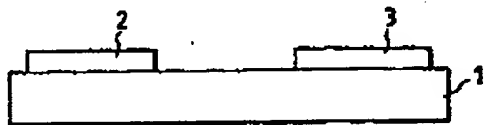
도면1b



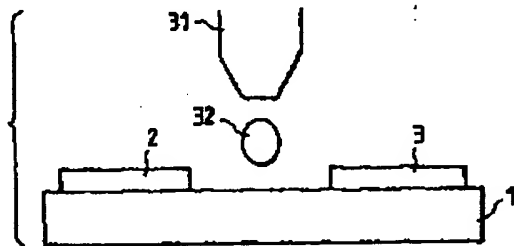
도면2



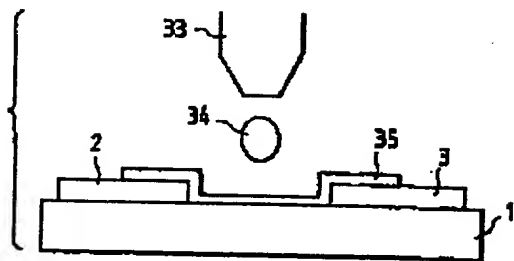
도면3a



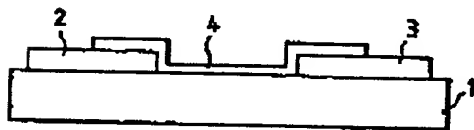
도면3b



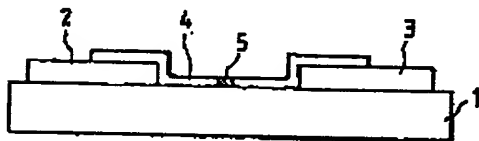
도면3c



도면3d

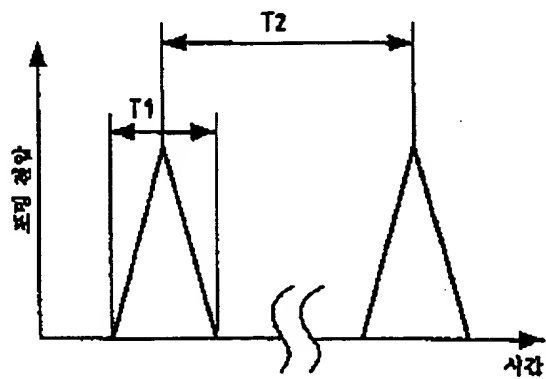


도면3e

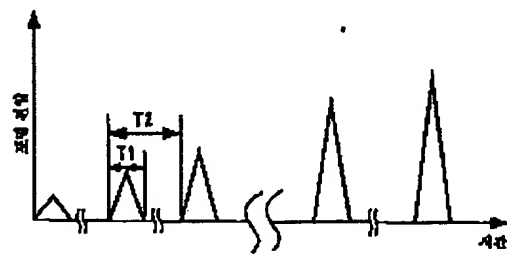


도면4a





도면4b



도면5

图 5

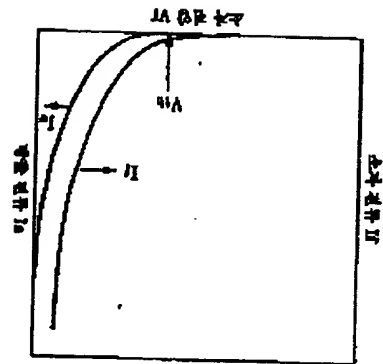
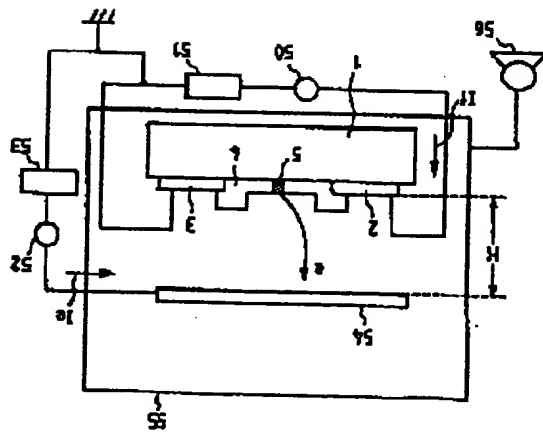


图 6



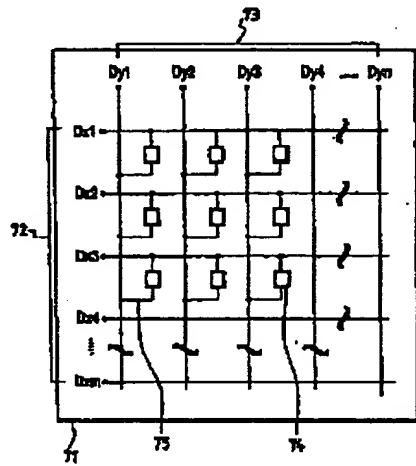


FIG. 7

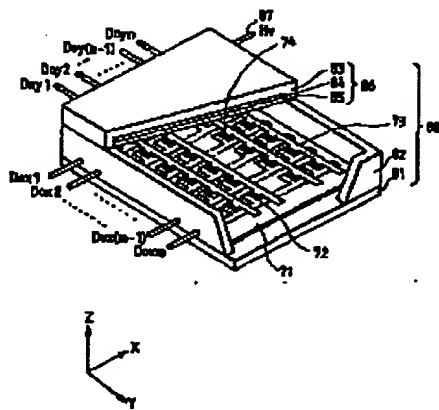


FIG. 8

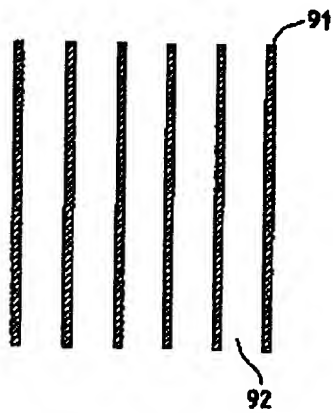


図 9b

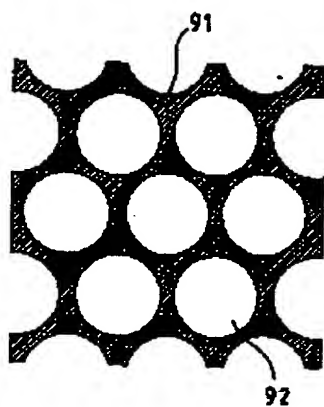
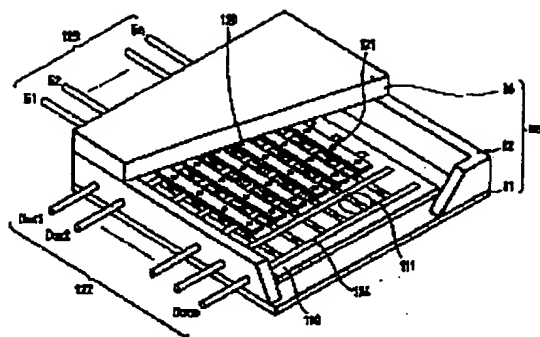
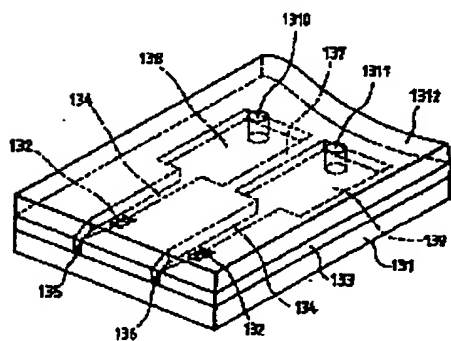


図 10

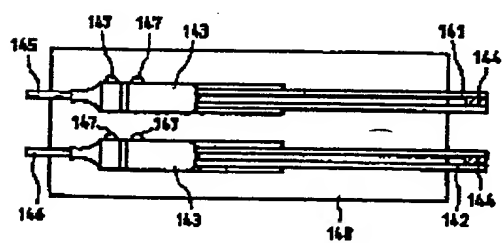




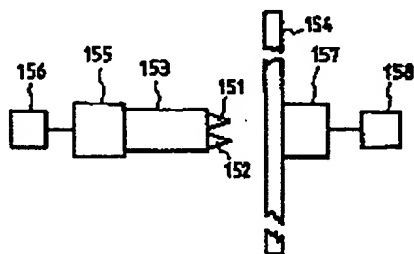
도면 13



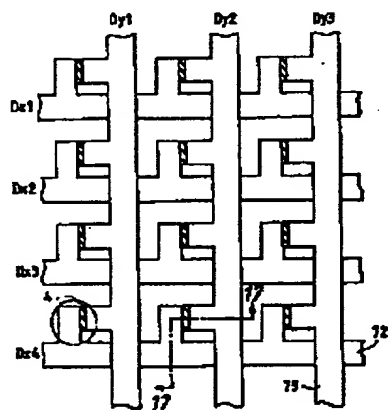
도면 14



도면 15



도면 16



도면 17

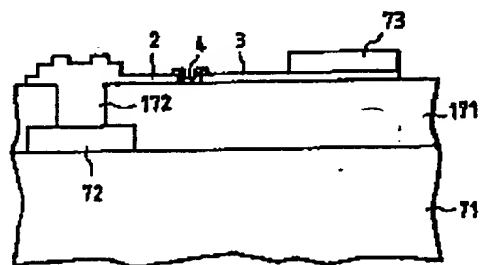


图 18a

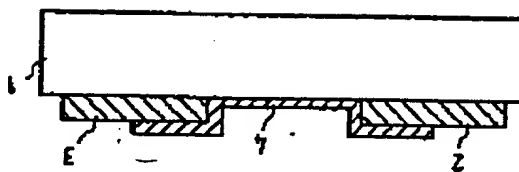


图 18b

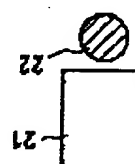
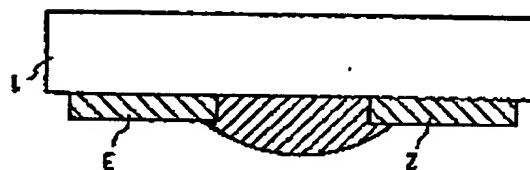


图 18c

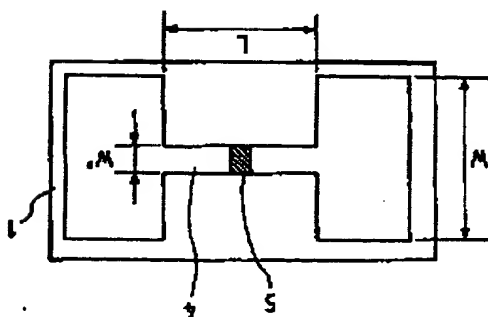


图 18d



